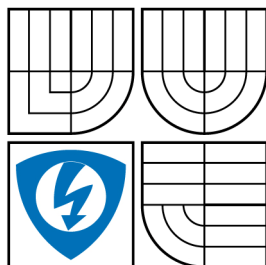


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV TELEKOMUNIKACÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF TELECOMMUNICATION

KOMUNIKAČNÍ SYSTÉM PRO NEVIDOMÉ – PEVNÁ ČÁST

COMMUNICATION SYSTEM FOR THE BLIND – THE FIXED PART

DIPLOMOVÁ PRÁCE
MASTER'S THESIS

AUTOR PRÁCE
AUTHOR

Bc. Ondřej Botko

VEDOUCÍ PRÁCE
SUPERVISOR

Ing. Ivo Herman, CSc.

BRNO 2007

ANOTACE

Předložená práce se zabývá problematikou navigace nevidomých občanů v prostorách budov, kde není možná navigace pomocí navigačních systémů typu GPS (Global Positioning System). Je navrženo řešení této problematiky pomocí komunikačních jednotek, uložených v prostorách budov, konkrétně v podlaze. Tyto jednotky, vybaveny přijímacím a vysílacím obvodem, jsou schopny navádět nevidomého pomocí předání svých identifikačních údajů o poloze. Navržena jsou dvě možná řešení komunikační jednotky, umístěné v podlaze budovy, které se liší použitými obvody a jejich zapojením. Hlavní rozdíl je pak v použitých řídicích obvodech. První řešení využívá integrovaného obvodu ATAR862-3 (mikroprocesor a vysílač v jednom pouzdře) a druhé zapojení mikroprocesor ATmega 8L. Oba obvody pocházejí od výrobce Atmel. U náročnějšího zapojení na proudovou spotřebu s obvodem ATmega 8L, je vyřešeno řízení napájení a úsporný režim, tak aby komunikační jednotka měla nízké nároky na údržbu a dlouhou životnost. Je také navržen komunikační protokol mezi pevnou jednotkou v zemi a pohyblivou slepeckou holí, tak aby jejich komunikace byla spolehlivá. Součástí práce je i softwarové vybavení mikroprocesoru, který řídí vlastní komunikaci dle navrženého protokolu.

Klíčová slova: nevidomí, navigace, komunikační jednotka, přenos, budovy, mikroprocesor, buzení, úsporný režim

ABSTRACT

The thesis deals with problems of navigation blind in buildings, where is not possibility navigation by GPS (Global Positioning System). This thesis contain resolution through the use of communication units, placed in floor of buildings. This communication units, equipped with receiver and transmitter, can give direction for blind by send own identification to transceiver in special stick (the thesis does not contain solving of the stick), which can inform blind of position. Two communication unit solution are available, that differs by using component part. The main difference is in use control unit of circuit. First circuit use as control unit ATAR862-3 (microprocessor and transmitter in one case) and the second one use microprocessor ATmega 8L. Both component made by Atmel corporation. Circuit with ATmega 8L is more exacting on current consumption, but solving this problem is available and communication unit has low pretensions and long life. The part of thesis is program, which solving communication protocol for no-problem communication between unit in floor and special stick.

Key words:

blind, navigation, communication unit, transmission, indoor, microprocessor, wake up, stand by mode

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma
Komunikační systém pro nevidomé - pevná část jsem vypracoval samostatně pod vedením
vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů,
které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této
diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl
nedovoleným způsobem do cizích autorských práv osobnostních a jsem si plně vědom
následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně
možných trestněprávních důsledků vyplývajících z ustanovení § 152 trestního zákona č.
140/1961Sb.

V Brně dne

.....

PODĚKOVÁNÍ

Děkuji vedoucímu diplomové práce Ing. Ivo Hermanovi, CSc. za velmi užitečnou metodickou pomoc a cenné rady při zpracování diplomové práce.

V Brně dne

.....

Seznam použitých zkratk veličin a symbolů

AGC	automatic gain control- automatické řízení zesílení
ASK	Amplitude-Shift Keying - amplitudového klíčování
AVR	Advanced Virtual RISC
CLK	hodinový signál
CP	Centrální procesor
EPC	Electronic Product Code
f_0	Rezonanční kmitočet
INIT	Interrupt přerušení programu
KJ	Komunikační jednotka
π	konstanta 3,14159265
PA	Power Amplifier - výkonový zesilovač.
PFD	Phase Frequency Detektor - Srovnávací obvod fáze a frekvence
PLL	Phase Locked Loop - smyčkový fázový závěs
Q	Faktoru kvality cívky
RAM	random-access memory paměť s libovolným přístupem
RFID	Radio Frequency Identification
ROM	Read Only Memory – Paměť pouze pro čtení
SONS	Sjednocené organizace nevidomých a slabozrakých
τ	Časová konstanta RC obvodu
TTL	Transistor Transistor Logic – úrovně napětí log. 1 a 0
USART	synchroní/asynchroní sériové rozhraní
UTCM	Universal Time Counter Module - univerzální čítací modul.
VCO	Voltage Controlled Oscillator - napětově řízený oscilátor.
V_{DD}, V_{CC}	Napájecí napětí
V_{pp}	Mezivrcholové napětí
WHO	World Health Organisation Světová zdravotnická organizace
XTO	External Time Oscillator externí sériový oscilátor.
$Z_{load,opt}$	Optimální impedanční anténní zátěž

Obsah

Úvod.....	10
1 Možnosti řešení.....	11
1.1 Návrh řešení pomocí RFID čipů	11
1.2 Aktivní systém.....	12
1.2.1 Možnosti návrhu aktivní komunikační jednotky.....	13
3 Návrh komunikační jednotky s obvodem ATAR 862-3.....	13
3.1 Buzení komunikační jednotky s obvodem ATAR 862-3	14
3.2 Řídící a vysílací obvody	20
3.4 Schéma zapojení komunikační jednotky s obvodem ATAR862-3	24
4 Návrh komunikační jednotky s obvodem ATmega8L	26
4.1 Buzení komunikační jednotky s mikroprocesorem ATmega8.....	27
4.2 Řídící obvod ATmega8L.....	30
4.3 Vysílací modul ARF2104B	32
4.4 Schéma zapojení komunikační jednotky s mikroprocesorem ATmega 8L.....	35
4.5 Návrh desky plošných spojů	38
5 Optimalizace úsporného režimu komunikační jednotky.....	40
5.1 Optimalizace proudové spotřeby komunikační jednotky s obvodem ATA5283	40
5.2 Optimalizace proudové spotřeby komunikační jednotky s obvodem ATA5282	42
5 Komunikační protokol.....	44
6 Program mikroprocesoru	45
7. Závěr.....	50
Seznam použité literatury	52

Úvod

Podle Světové zdravotnické organizace (World Health Organisation, WHO) je na světě 45 miliónů nevidomých lidí a odhaduje se, že za dalších 20 let se tento počet zdvojnásobí. Odhady Sjednocené organizace nevidomých a slabozrakých České republiky (SONS) hovoří asi o 100 000 občanech postižených slepotou žijících na území ČR [1], [2]. Proto je nutné vytvořit projekt, který by měl pomoci těmto lidem pohybovat se v budovách, které neznají.

Jednalo by se především o úřady, školy a veřejné domy služeb atd.

Nevidomý by se pomocí navigačního systému měl umět samostatně pohybovat v budově a bezpečně najít cíl své cesty.

System bude mít dvě části:

- Přenosnou část v podobě komunikačního zařízení ve slepecké holi.
- Pevnou část v podobě komunikačních jednotek, umístěných v podlaze budovy.

Komunikační jednotky (KJ) budou pak umístěny strategicky po budově, tak aby usnadnili nevidomému orientaci, především pak na křižovatkách chodeb, před důležitými dveřmi atd.

V praxi by měla funkce zařízení vypadat následovně: Nevidomý dostane na vrátnici speciální slepeckou hůl, vybavenou komunikačním modulem, který bude schopen navázat spojení s komunikační jednotkou umístěnou v podlaze. Po předání potřebných informací mezi “podlahou a slepeckou holí” bude nevidomému podána informace kde se nachází (ve kterém patře, které dveře má vpravo, vlevo atd.). Informace by mu měla být podána do sluchátek, v podobě krátké mluvené zprávy. Např.: “Nacházíte se ve třetím podlaží na hlavní chodbě, vlevo jsou záchody vpravo účetní.....” V ideálním případě se dá systém rozšířit tak, aby nevidomý nahlásil na vrátnici důvod své návštěvy a obsluha na vrátnici zadá do zařízení na slepecké holi cíl cesty a komunikační jednotky v podlaze navedou nevidomého přímo k cíli.

Tato práce má za úkol zkonstruovat pevnou část systému tzn. komunikační jednotku umístěnou v podlaze. Zde je především kladen důraz na spolehlivost a jednoduchost instalace zařízení. Jelikož by bylo příliš složité zavádět k jednotlivým KJ přívod elektrické energie, musí mít KJ své vlastní nezávislé napájení. Musí také mít dostatečný výkon, aby zajistila spolehlivou komunikaci s neustále se pohybující se slepeckou holí a malé rozměry, pro snadnou instalaci do podlahy.

Systém pochopitelně bude pracovat správně jen za určitých předpokladů. První je kvalifikovaná obsluha na vrátnici, dále pak dostatečné pokrytí celé budovy tímto systémem a nerušení systému jinými rádiovými zařízeními.

1 Možnosti řešení

- Pasivní systém s RFID čipy
- Aktivní systém

1.1 Návrh řešení pomocí RFID čipů

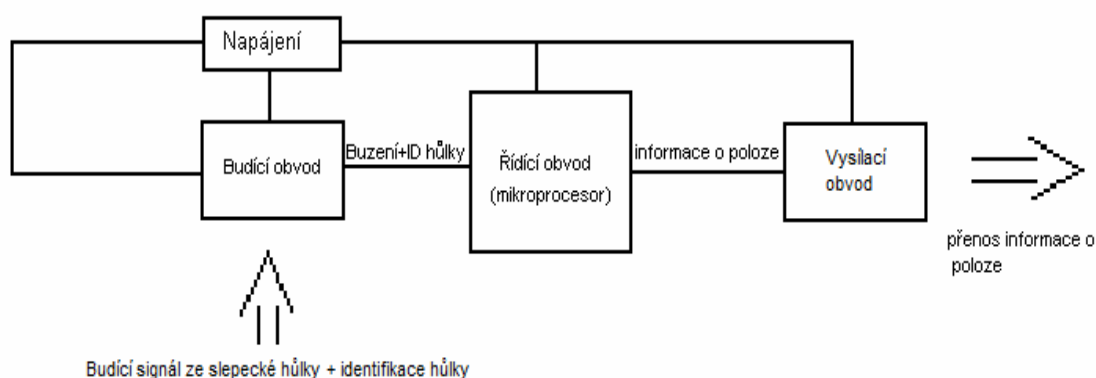
Po obdržení zadání diplomové práce se nabízelo jako nejjednodušší řešení problematiky pomocí RFID čipů. Zvláště pro jednoduchost instalace čipů do podlahy, kde by stačilo pouze vyfrézovat mělký pás dlaždice v podlaze, instalovat čip a zalít ho silikonem. Také absence napájení by ulehčila instalaci komunikační jednotky i její údržbu. Na slepeckou hůl by pak byla nainstalovala čtečka RFID čipů a celý systém by fungoval následovně: Čtečka prostřednictvím své vysílací/přijímací antény vyšle elektromagnetický signál o frekvenci odpovídající rezonanční frekvenci přijímací antény RFID čipu, energie získaná ze signálu se využívá ke krátkodobému napájení vnitřní elektroniky čipu (energií se nabíjí vnitřní kondenzátory generátoru napětí, které pak dočasně fungují jako baterie). Poté se tedy čip "vzbudí", začne se z frekvence nosné vlny generovat hodinový signál, demoduluje a dekóduje případný datový tok od čtečky a vyšlou se příslušná v ROM uložená data (v našem případě data určující polohu komunikační jednotky) do čtečky. Ta je pomocí mikročipu vyhodnotí a na jejich základě zašle nevidomému informaci o jeho poloze. Pasivní RFID čipy pak můžeme jednoduše identifikovat podle EPC (Electronic Product Code) - elektronický produktový kód.

Jedná se o unikátní číslo, které identifikuje a popisuje položku včetně možnosti nezaměnitelného sériového čísla [3].

Problém tohoto jednoduchého řešení však spočívá v jeho nespolehlivosti, pasivní čipy vyžadují blízkost čtečky, na poměrně dlouhou dobu. To při rychlém pohybu slepecké hole není možné zajistit. Proto systém musí být aktivní.

1.2 Aktivní systém

Jelikož, jak již bylo napsáno v úvodu, by bylo problematické ke komunikačním jednotkám, umístěných v podlaze přivést napájení, bude mít každá jednotka své nezávislé napájení v podobě baterie. To vyžaduje malý energetický odběr zařízení a vysokou kapacitu bateriového článku, neboť měnit baterie by bylo také náročné. Proto jednotka musí být v době kdy nebude komunikovat v klidovém režimu s co možná nejmenším odběrem energie (předpokládá se že komunikační jednotka bude většinu času v klidovém stavu). Proto bude obvod, před vlastním vysíláním informací o poloze, vybuzen určitým budícím signálem. Po vybuzení má komunikační jednotka za úkol zjistit identifikaci slepecké hůlky a poslat jí informace o své poloze. Po uskutečnění komunikace se uvede opět do klidového stavu a bude čekat na další vzbuzení viz principiální blokové schéma komunikační jednotky (obr.1).



Obr. 1: Blokové schéma zařízení .

1.2.1 Možnosti návrhu aktivní komunikační jednotky

Při návrhu komunikační jednotky je potřeba vzít v úvahu dostupnost jednotlivých součástek na našem trhu (některé součástky se musí objednávat z USA a minimální odběr součástek vysoce přesahuje požadavky na sestavení prototypu jednotky) a náročnost na softwarové vybavení pro naprogramování prototypu. Z těchto důvodů vznikly návrhy dva.

První obsahuje obvody a součástky, které se nejlépe pro danou aplikaci hodí a systém s nimi bude pracovat nejefektivněji, nároky na napájení budou nejmenší a komunikační jednotka bude i rozměrově menší. Jeho řídicím obvodem (mikroprocesorem) je ATAR 862-3, což je integrovaný obvod v jehož pouzdře nalezneme kromě mikroprocesoru i vysílací obvod, tudíž splňuje dvě funkce (viz kapitola 3.2). Nebere však v úvahu výše zmiňované problémy se sestavením prototypu. Pro jeho realizaci by bylo zapotřebí investice do většího množství součástek a do vývojových prostředků (speciální hardware i software).

Proto vznikl i druhý návrh komunikační jednotky, na kterém lze ověřit principiální funkčnost zapojení prvního návrhu a přitom jeho sestavení a oživení nevyžaduje speciální obvody a prostředky na vývoj, snad kromě obvodu ATA 5283, který v České republice není běžně k dostání, ale bez něj by zapojení principiálně neodpovídalo návrhu prvnímu. Řídicím obvodem ve druhém návrhu bude mikroprocesor ATmega8L, který sice není nikterak nový, ale je velice rozšířený, levný a není problém s vývojovými prostředky tohoto mikroprocesoru. Vysílat bude obvod pak pomocí vysílacího modulu ARF2014B od firmy Adeunis rf.

3 Návrh komunikační jednotky s obvodem ATAR 862-3

Systém se bude skládat ze třech základních částí – budící část obvodu, řídicí jednotka (mikroprocesor) a vysílací část obvodu.

Buzení vysílacího obvodu bude zajišťovat obvod ATA 5282 od firmy Atmel, který má v klidovém režimu velice nízký odběr el. energie a přijímá signál o kmitočtu 125 kHz (viz. popis obvodu ATA 5282). Řídicí a vysílací část komunikační jednotky bude pak složena z integrovaného obvodu typu MARC4 (konkrétně ATAR862-3), také od firmy Atmel, který má v sobě zabudovaný jak mikroprocesor s 512-ti bitovou pamětí EEPROM, ale i vysokofrekvenční vysílač který může pracovat v kmitočtovém pásmu 310-330 MHz . Obvod

ATA5282 setrvává v klidovém režimu (s odběrem $2\mu\text{A}$). Po přijmutí správné budící sekvence, se vzbudí-přepne do aktivního stavu. V aktivním stavu (s odběrem $4\mu\text{A}$) pak vybudí mikroprocesor ATAR 862-3 (ten do té doby je také v klidovém stavu a odběrem menší než $1\mu\text{A}$) a předá mu identifikaci hůlky, ten pomocí integrovaného vysílače vyšle informace o své poloze, ke které přiřadí informace přijaté od přijímače v hůlce. Tím zajistí že bude komunikovat pouze s hůlkou, která ho vybudila, aby nedošlo k záměně hůlek a tudíž přijímání zmatečných informací. Po skončení komunikace se obvody opět přepnou do klidového režimu.

3.1 Buzení komunikační jednotky s obvodem ATAR 862-3

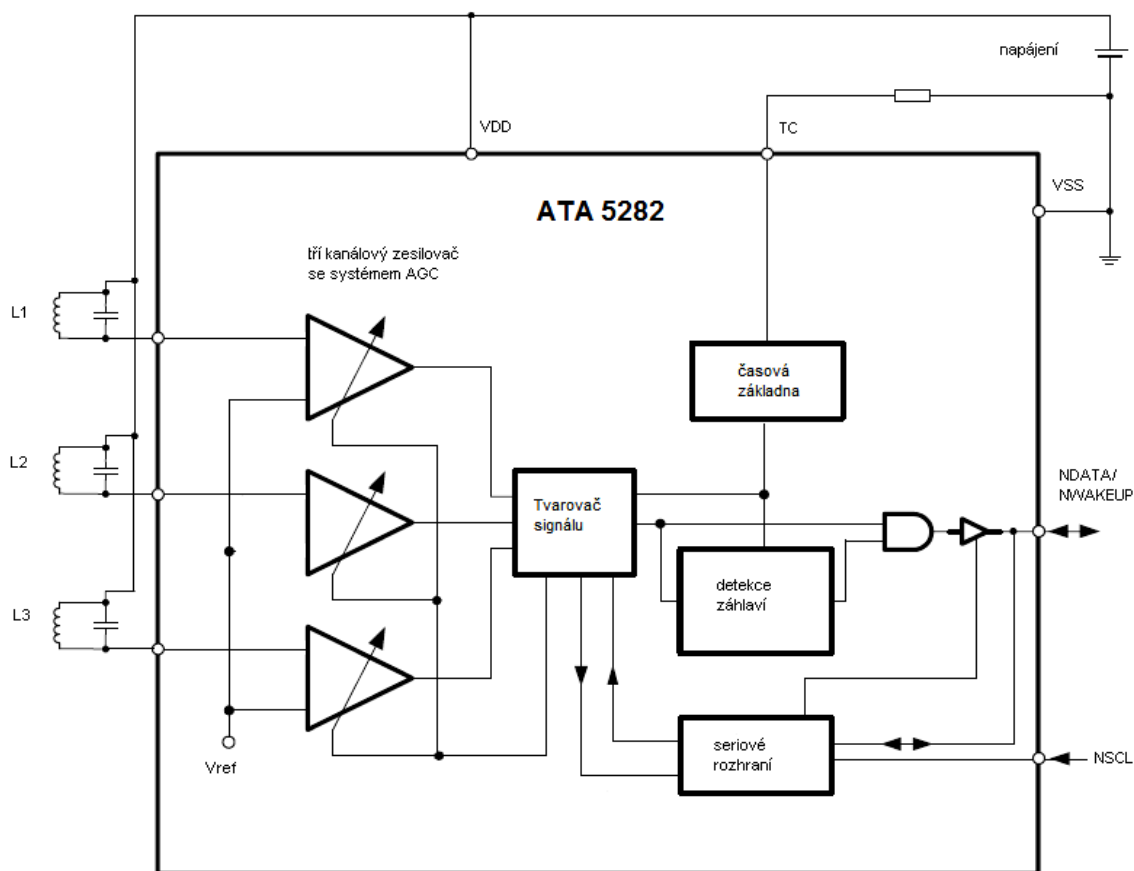
Jak již bylo uvedeno buzení bude zajišťovat obvod ATA5282 od firmy Atmel, tento obvod hraje v aplikaci klíčovou roli, tudíž jeho funkci podrobně popíši.

Popis obvodu ATA5282

Obvod ATA5282 od firmy Atmel je nízko odběrový obvod ($2\mu\text{A}$ v klidovém stavu a $4\mu\text{A}$ v aktivním stavu) s vysokou citlivostí na budící signál, ta je zajištěna třemi vinutími, které signál přijímají. Obvod je schopen přijmout signál už od $2,8\text{ mV}_{\text{pp}}$ (mezivrcholová hodnota napětí). Pracuje na frekvenci 125 kHz (je schopen detekovat signál v rozsahu $100\text{--}150\text{ kHz}$) a napájecí napětí se pohybuje v rozsahu $2\text{--}3,8\text{ V}$. Přijímání signálu zajišťuje 3D anténa s vinutími ve třech směrech (vinutí x, y, z) s vysokou citlivostí. Obvod se probouzí pouze po detekování předem definované hlavičky a až po její detekci probudí mikroprocesor [4]. Toto jsou výhody, pro které byl obvod od aplikace vybrán.

Blokové schéma obvodu ATA5282

Blokové schéma obvodu ATA5282 můžeme vidět na obrázku číslo 2 [4].



obr. 2: Blokové schéma obvodu ATA5282

Popis jednotlivých bloků obvodu ATA5282

- Tříkanálový zesilovač se systémem AGC (AGC-automatic gain control- automatické řízení zesílení).

Každé ze třech vinutí má svůj AGC zesilovač, který má za úkol zesílit přijímaný signál. Samotné zesílení signálu je pak nastavováno právě systémem AGC, pokud je ovšem správně detekována úvodní část signálu (viz. popis funkce). Vysoký dynamický rozsah AGC zesilovačů umožňuje obvodu pracovat se vstupními signály v rozsahu $2,8 \text{ mV}_{pp}$ - $2,8 \text{ V}_{pp}$. Je pochopitelné že obvod není schopen nakládat se signálem, tak jak přichází na vinutí (různé úrovně signálů v různých časech na různých vinutích). Proto je potřeba signál zpracovávat.

První krok zpracování signálu má na starosti právě AGC zesilovač, který po uplynutí doby potřebné pro jeho nastavení je schopen vhodně upravit úroveň signálu tak, aby bylo možno vyhodnocovat přicházející signál (detekovat záhlaví, přijímat data...). V podstatě jde o potlačení zkreslení signálu, které bylo způsobeno přenosem signálu vzduchem a nedokonalostí přijímacích vlnutí. Periody s nízkou úrovní signálu systém AGC zesílí a naopak periody s vysokou úrovní zeslabí. Řídí se přitom referenční úrovní. V nastavovacím režimu pak každou periodu, která má úroveň slabší než referenční zesílí a naopak každou periodu, která má větší úroveň než referenční zeslabí. Takto pracuje prvních 192 period, během detekce úvodní části signálu. Po tomto časovém úseku je aktivován standardní zesilovací mód (obvod již očekává že bude přijímat signál jemu určený, nikoliv rušení, které by mohlo mít „nebezpečnou“ úroveň) a v něm zeslabuje každou druhou periodu, pokud přesáhla referenční úroveň a zesiluje každou osmou, pokud je pod referenční úrovní. Ladění rozsahu AGC je rozděleno do 256 regulačních kroků, to vyžaduje čas 320 period 125 kHz signálu (2.56ms). Děje se tak během detekce vstupní části signálu [4].

- Tvarovač signálu

Tento obvod má za úkol demodulovat signál, přicházející ze všech tří vinutí, resp. zesilovačů. V podstatě vybere signál s nejlepšími vlastnostmi (většinou je to signál s největší amplitudou) demoduluje ho na TTL logiku a přivede ho na digitální výstup (NDATA) [4].

- Časová základna

Obvod je také vybaven interním oscilátorem, který má na starosti časové pulsy, kterými se řídí intervaly pro funkce obvodu. (20 ms bez signálu po ukončení přijímání dat a uvedení do klidového stavu, 260 ms pro watch dog-„hlídací funkci“ (viz popis funkce obvodu), 2 ms pro přijetí záhlaví atd.) [4].

- Sériové rozhraní

Sériové rozhraní je lehce ovladatelné osmi bitové dvoukanálové rozhraní. Pracuje vždy jako podřízené. Sériové rozhraní reaguje na první sestupnou hranu NSCL signálu (hodinový signál z mikroprocesoru). Na základě výstupního hodinového signálu z mikroprocesoru (NSCL) se obvod synchronizuje a začne posílat data přes výstup NDATA/NWAKEUP a je

tím umožněna komunikace s mikroprocesorem. Přičemž posílání příkazů (směrem od mikroprocesoru do obvodu ATA5282) se řídí vzestupnou hranou signálu NSCL a posílání dat (směrem od obvodu ATA5282 k mikroprocesoru) se řídí sestupnou hranou NSCL signálu.

Samotný přenos pak probíhá ve dvou módech:

- Příkazový (vstupní) mód-nejméně 8 bitů je přijato jako příkaz a není povoleno odesílat žádná data. V tomto módu se provádí řízení operací uvnitř obvodu prostřednictvím mikroprocesoru a pro tuto aplikaci není příliš zajímavý, neb v ní není potřeba obvod ATA5282 řídit pomocí mikroprocesoru.
- Datový (výstupní) mód-Z výstupu je posílaná sekvence, která je detekována vstupními vynutími a upravována vnitřními obvody. Toto je mód, který je z pohledu této aplikace daleko zajímavější, neboť tímto módem bude obvod předávat mikroprocesoru identifikaci slepecké hůlky a bude mikroprocesor “budit”.

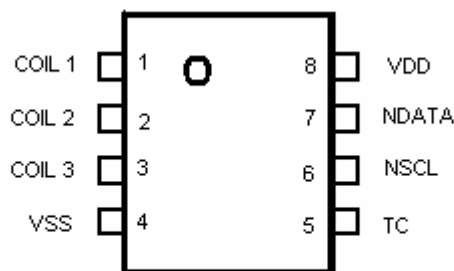
Mezi Těmito módy musí být nejméně 50 μ s mezera [4].

- Detekce záhlaví

Tento blok má na starosti detekování a správné vyhodnocení záhlaví, které musí být přijato aby se obvod vzbudil. Bližší popis záhlaví je uveden v popisu obvodu.

Rozmístění a popis jednotlivých pinů obvodu ATA5282

Rozmístění a popis pinů obvodu ATA5282 je uveden na obrázku číslo 3 a v tabulce číslo 1 [4].



Obr. 3: Popis pinů obvodu ATA5282

Tab.1: Popis pinů obvodu ATA5282

Číslo pinu	Symbol	Funkce
1	COIL 1	Vstupní signál z vinutí X
2	COIL 2	Vstupní signál z vinutí Y
3	COIL3	Vstupní signál z vinutí Z
4	VSS	Zem obvodu
5	TC	Výstup pro seřízení oscilátorem
6	NSCL	Vstup pro sériové hodinové rozhraní (výchozí úroveň log. 1)
7	NDATA	Vstup/výstup, data pro sériové rozhraní, budící funkce (výchozí úroveň log. 1)
8	VDD	Napájecí napětí

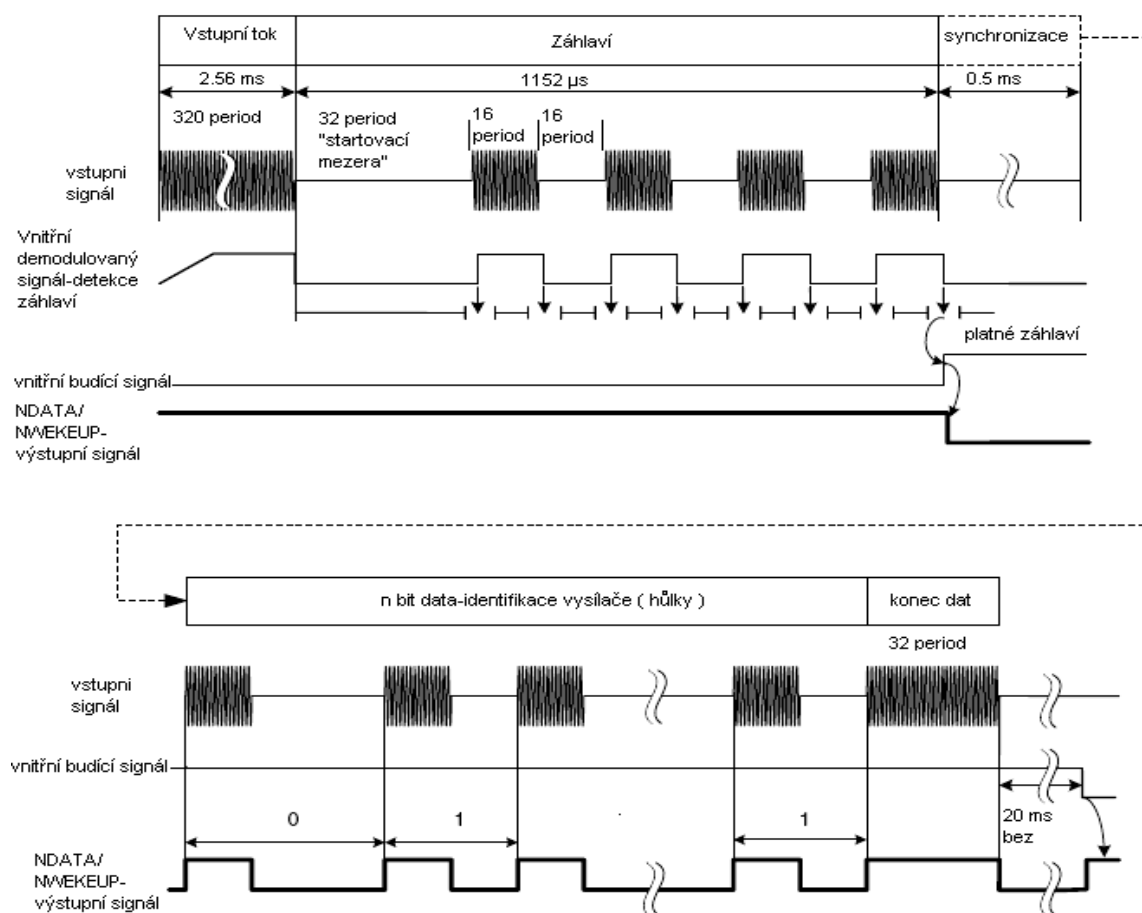
Popis funkce obvodu ATA5282

Tento obvod je v klidovém režimu (s odběrem 2 μ A) do té doby, než na jeho vstup přijde budící signál. Samozřejmě že vstupní vynutí zachytávají všechny signály z okolí o frekvenci 125 kHz, na kterou je obvod naladěn, ale obvod se vzbudí jen na určitou bitovou posloupnost. To je zajištěno detekcí záhlaví přijímaného signálu. Obvod nejdříve vyhodnotí jestli přijímaný signál není šum prostředí a jestli je to signál určený pro něj. To učiní sledováním úvodní části signálu (prvních 1.536 ms signálu). Zde musí přijmout nejméně 192 period 125 kHz signálu, aby byla podmínka pro buzení splněna. To kontroluje cyklickým čítačem po 192 periodách, které musí proběhnout bez přerušení. Čítač se spouští až po přijmutí třech po sobě jdoucích nepřerušovaných periodách. Přerušení způsobené čítačem je tolerováno. Pokud přerušení přijde dříve než po 192 periodách nosné, pak se obvod vrací do spánkového režimu. Po přijetí 192 period bez přerušení obvod automaticky zapne řízení zesílení, to potřebuje 256 regulačních kroků ke svému nastavení, proto by měl úvodní synchronizační signál obsahovat 320 period nosné (viz popis bloku zesílení). Po té musí být přijatá tzv. startovací mezera, ta spustí interní oscilátor, který generuje časové pulsy pro detekci záhlaví a pro watch dog tzv. „hlídací funkci“, která má za úkol po uplynutí 360 ms převést obvod zpět do klidového režimu (hlídá aby obvod nebyl příliš dlouho zbytečně v aktivním režimu, čímž by se zvětšila spotřeba). Dále probíhá ověřování, jestli přijímaný signál je opravdu ten, na který by měl obvod reagovat-kontroluje se záhlaví. Správné záhlaví musí být přijato během 2 ms, pokud se tak nestane, obvod opět přechází do klidového režimu. Záhlaví které musí být přijato je přesně definováno. Nejprve musí přijít 32 period nulové úrovně signálu (256 μ s) poté musí být přijato 16 period aktivního signálu (úroveň log. 1), pak opět 16 period úrovně log, 0. To se opakuje 3x a záhlaví je zakončeno 16-ti periodami úrovně log. 1 (viz obr.4).

Po úspěšném zkontrolování hlavičky následuje 0.5 ms, po kterých se můžou přenášet tzv. n-bit data. Zároveň se spustí watch dog (hlídací funkce), která po 360 ms uvede v každém případě obvod do klidového stavu. V tomto časovém úseku se může vysílat libovolná sekvence dat, ve které bude v našem případě slepecká hůlka vysílat svoji identifikaci. Tento datový tok bude ukončen blokem 32 period úrovně log. 1. (Stále se jedná o signál o frekvenci 125 kHz). Po tomto ukončovacím bloku obvod ještě vyčkává 20ms na případný další signál a pak, pokud žádný nepřijde, se uvede opět do stavu klidu [4].

To znamená že obvod má čtyři možnosti jak se vrátit do klidového stavu, po detekování jakéhokoliv signálu o frekvenci 125 kHz:

1. Signál bude trvat méně než 192 period (1.536 ms).
2. Záhlaví nebude v předepsaném formátu (viz obr. 4).
3. Po ukončení vysílání dat uběhne 20 ms bez přijetí signálu.
4. Uběhne 260 ms po kterých se každopádně obvod převede do klidového stavu.



Obr. 4: Detekce záhlaví a přijímání dat obvodu ATA5282

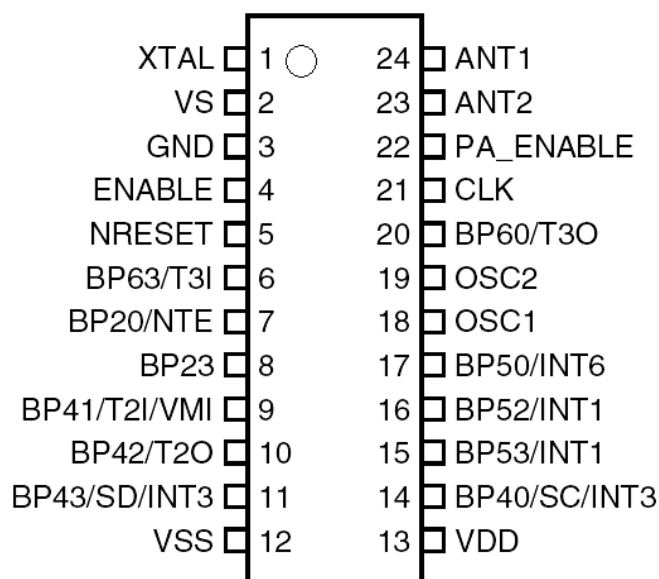
3.2 Řídící a vysílací obvody

Tuto část komunikační jednotky tvoří jediný integrovaný obvod ATAR 862-3.

Popis obvodu ATAR862-3

Obvod ATAR 862-3, patřící do rodiny mikroprocesorů MARC4 od firmy Atmel, je integrovaný obvod, slučující v jednom pouzdře dva obvody. A to vysokofrekvenční vysílač a mikroprocesor, který obsahuje vnitřní paměť. Obvod ATAR 862-3, jakožto i všechny obvody MARC4, je založen na 4-bitové Harvardské architektuře, obsahuje 512-ti bitovou paměť typu EEPROM 4 kilobytovou ROM a 256x4 RAM. Vysokofrekvenční vysílač funguje v pásmu 310 až 330 MHz s výkonem až +8 dBm. Napájecí napětí se pohybuje od 2 do 4 V a v neaktivním stavu má nízký odběr typicky menší než 1 μ A [5].

Umístění a popis jednotlivých pinů obvodu ATAR862-3



Obr. 5: Popis pinů obvodu ATAR862-3

Tabulky číslo 2 a 3 ukazují popisují funkci jednotlivých pinů ve vysílací části a v části mikroprocesoru [5].

Tab. 2: Popis pinů obvodu ATAR862-3, vysílací část

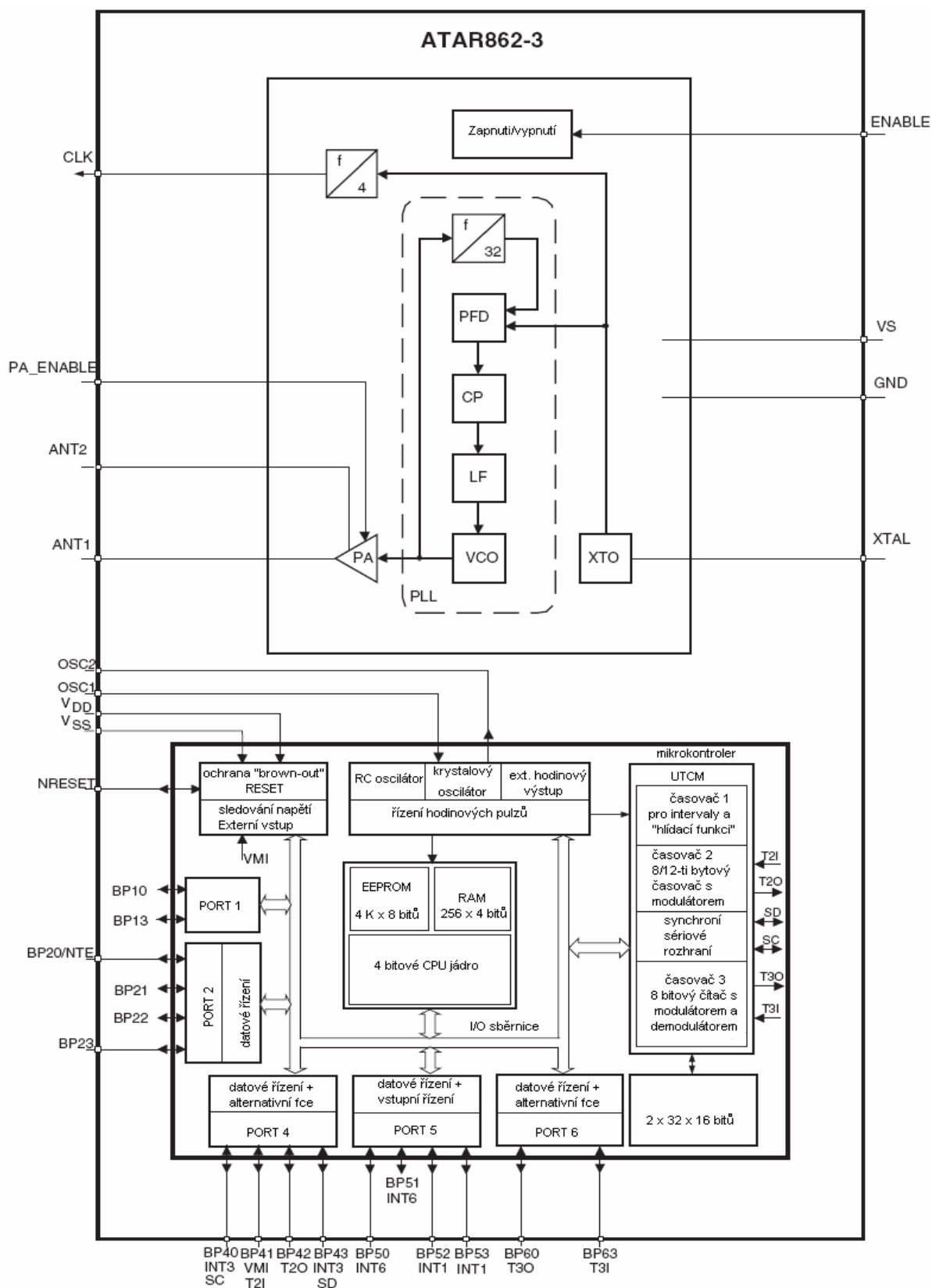
Číslo pinu	Název pinu	Popis funkce pinu
1	XTAL	Připojení pro krystal
2	VS	Napájecí zdroj
3	GND	Zem obvodu
4	ENABLE	Povolovací vstup
21	CLK	Hodinový výstupní signál pro mikroprocesor
22	PA_ENABLE	Spínání výkonového zesilovače (používá se u ASK)
23	ANT 2	Výstup pro anténní zářič
24	ANT 1	Výstup pro anténní přijímač

Tab. 3: Popis pinů obvodu ATAR862-3, mikroprocesor

Číslo pinu	Název pinu	Typ pinu	Popis funkce pinu
13	V _{dd}	-	Napájení ze zdroje
12	V _{ss}	-	Uzemění
7	BP20/NTE	vstup/výstup	Dvou směrový vstup/výstup pro port 2.0
14	BP40/SC/INT3	vstup/výstup	Dvou směrový vstup/výstup pro port 4.0
9	BP41/T2I/VMI	vstup/výstup	Dvou směrový vstup/výstup pro port 4.1
10	BP42/T2O	vstup/výstup	Dvou směrový vstup/výstup pro port 4.2
11	BP43/SD/INT3	vstup/výstup	Dvou směrový vstup/výstup pro port 4.3
17	BP50/INT6	vstup/výstup	Dvou směrový vstup/výstup pro port 5.0
16	BP52/INT2	vstup/výstup	Dvou směrový vstup/výstup pro port 5.2
15	BP53/INT1	vstup/výstup	Dvou směrový vstup/výstup pro port 5.3
20	BP60/T3O	vstup/výstup	Dvou směrový vstup/výstup pro port 6.0
6	BP63/T3I	vstup/výstup	Dvou směrový vstup/výstup pro port 6.3
18	OSC1	Vstup	Vstup pro oscilátor
19	OSC2	Výstup	Výstup pro oscilátor
5	NRESET	vstup/výstup	Dvou směrový reset pin

Blokové schéma obvodu ATAR862-3

Na obrázku číslo 6 vidíme blokové schéma obvodu ATAR862-3 [5].



Obr. 6: Blokové schéma obvodu ATAR862-3

Popis jednotlivých bloků

Samozřejmě je obvod pro funkci aplikace nezbytný a důležitý, ale v podstatě se chová jako každý mikroprocesor a popisovat celý tento obvod by bylo jednak zbytečné a jednak by to přesahovalo rámec zadání diplomové práce. Je zde uveden jen stručný popis některých základních bloků vysílací části, který je potřebný pro tuto aplikaci.

VCO- voltage-controlled oscillator napětově řízený oscilátor.

XTO-sériový oscilátor, který přijímá frekvenci z externího krystalu.

PA-výkonový zesilovač.

UTCM- universal time counter module-univerzální čítací modul.

PFD-Phase frequency detektor- Srovnávací obvod (fáze a frekvence) dvou signálů.

CP-Centrální procesor.

Popis funkce obvodu

V mé aplikaci bude obvod řídit RF přenos. Pomocí externího přerušení (INIT3 na pin č. 14) obvod ATA5282 vzbudí mikroprocesor a předá mu informace o identifikaci hůlky. Tyto informace připojí mikroprocesor k informacím o poloze komunikační jednotky a vyšle je zpět, prostřednictvím vysílacího obvodu, k přijímači do hůlky. Po proběhnutí komunikace se obvod přepne opět do klidového režimu.

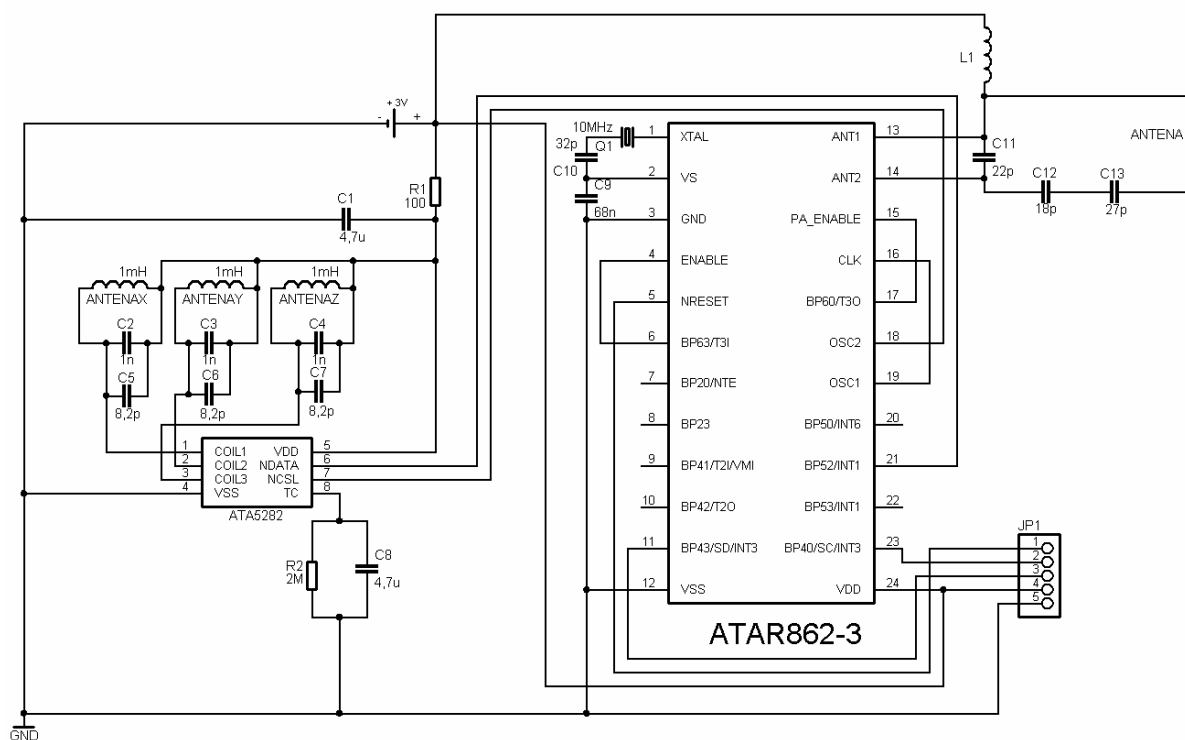
Vysílací část obvodu je vybavena systémem ladění PLL (Phase Locked Loop), tedy smyčkou fázového závěsu, který má za úkol udržovat přesně vysílací frekvenci. Ta je generována blokem VCO (Voltage Controlled oscilátor)- napětím řízeným oscilátorem, jehož frekvenci určuje externí krystal, jelikož je pevně nastaven na hodnotu 32xfrekvence krystalu. V našem případě to bude 320 MHz , neboť bude použit krystal o frekvenci 10 MHz .

Vysílací část obvodu je plně nezávislá na části mikroprocesoru, tudíž mikroprocesor může pracovat aniž by vysílací obvod byl aktivní. Ten se vzbudí teprve po přijetí signálu (log.1) na pinu ENABLE, na základě něhož se spustí bloky XTO (sériový oscilátor řízený externím krystalem) PLL a mikroprocesoru se začne vysílat synchronizační hodinový signál CLK. Ten potřebuje minimálně 1 ms na synchronizaci podle CLK signálu vysílacího obvodu (do té doby pracoval řízený frekvencí vnitřního oscilátoru). Po té může mikroprocesor vysílat data na pin číslo 22 (PA_ENABLE), pomocí něhož se spíná PA (power amplifier)- výkonový

zesilovač, který zesiluje a tedy přivádí na anténní výstup signál z VCO[4]. Pochopitelně uvedený systém používá přenos pomocí ASK, tedy amplitudového klíčování, které bude aplikace používat.

3.4 Schéma zapojení komunikační jednotky s obvodem ATAR862-3

Na obrázku číslo 7 je schéma zapojení komunikační jednotky s obvodem ATAR862-3. Toto zapojení uvádím pro přehlednost ještě v příloze číslo 1



Obr. 7: Schéma zapojení s obvodem ATAR862-3

Popis zapojení

V levé části schématu je umístěna přijímací část obvodu, reprezentována obvodem ATA5282, k němu jsou připojena vinutí 3D antény (viz Popis obvodu ATA5282), která jsou naladěna na kmitočet 125 kHz. Anténní vynutí jsou odrušeny RC filtrem (R1, C1) podle doporučení v datasheetu obvodu. Paralelní kombinace rezistoru R2 a kondenzátoru C8 může být připojena pro doladění oscilátoru. Obvod ATA5282 je pak spojen přes piny číslo 6 a 7 s integrovaným obvodem ATAR862-3. Pin 6 NDATA je připojen na pin BP52/INT1, který

přerušením zajistí vzbuzení mikroprocesoru a bude mu přes tento pin posílat data. Pin 7 NSCL Je pak připojen a na hodinový signál mikroprocesoru.(pin č.19, OSC2), kterým je synchronizována případná komunikace mezi mikroprocesorem a obvodem ATA5282, ta je však pro tuto aplikaci zbytečná.

Obvod ATAR862-3 je pak zapojen tak, aby byl schopen vysílat v režimu ASK (amplitudové klíčování). Externě je k němu připojen krystal Q1-10 MHz sériově zapojený s kondezátorem $C10 = 32 \text{ pF}$ a mezi napájení a zem obvodu je připojen kondenzátor $C9 = 68 \text{ nF}$ dle doporučení výrobce. Další nezbytnou externí součástí je anténa. Na anténní svorky lze připojit jakoukoliv smyčkovou anténu, samozřejmě to ovšem ovlivňuje kvalitu přenosu, nebo konektor 50Ω , pomocí něhož můžeme odvést signál dál a např. změřit výstupní úroveň signálu. Výstupní výkonový zesilovač PA vysílá proudové impulzy o velikosti 9 mA a maximální efektivity jeho zesílení dosáhne při impedančním přizpůsobení připo zátěže $Z_{\text{load,opt}} = (255 + j192) \Omega$, přičemž kondenzátory $C11 = 22 \text{ pF}$ a $C12 = 18 \text{ pF}$ a $C13 = 22 \text{ pF}$ ($C12$ a $C13$ jsou zapojené v sérii tak, aby jejich výsledná kapacita byla $10,8 \text{ pF}$) jsou navrženy tak aby bylo možno realizovat $Z_{\text{load,opt}}$ při použití standardně vyráběných hodnot kondenzátorů. Anténní smyčka by pak neměla být širší jak $1,5 \text{ mm}$ jinak by došlo ke zhoršení faktoru kvality antény Q . [4].

Další externí částí obvodu ATAR862-3 je pinová lišta JP1 sloužící jako programovací vstup. Propojení části mikroprocesoru a vysílacího obvodu je popsán v kapitole 3.2 popis funkce obvodu.

Jako baterii jsem navrhnul B-CR1AACNA $3,6\text{V}$ s kapacitou 2200 mAh . Dále pro úplnost uvádím typ pouzder jednotlivých prvků: ATA5282 SMD pouzdro TSSOP 8L; ATAR862-3 SMD pouzdro SSO24; krystal pouzdro HC-49U; ostatní pasivní součástky jsou běžně k dostání v SMD velikost 1206.

Energetické nároky zapojení

- Klidový stav

Odběr proudu v klidovém stavu obvodu ATA5282 činí $2 \mu\text{A}$ a u obvodu ATAR862-3 to je maximálně $1 \mu\text{A}$. Tudíž zapojení v klidovém stavu má zanedbatelný odběr $3 \mu\text{A}$ a proto by bylo přímo kontraproduktivní přidávat do zapojení ještě další obvody řešící úsporný režim jednotky.

Při použití baterie B-CR1AACNA 3,6 V s kapacitou 2200 mAh je schopno zapojení teoreticky vydržet v klidovém stavu až $7,3 \times 10^5$ hodin ($2200 \text{ mAh} / 3 \text{ } \mu\text{A}$) což je přibližně 83,6 let.

- Aktivní stav

Odběr proudu v aktivním stavu obvodu ATA5282 pak činí $4 \text{ } \mu\text{A}$ a u obvodu ATAR862-3 to je maximálně 11.6 mA při sepnutém výkonovém zesilovači PA a 4,8 mA při vypnutém výkonovém zesilovači PA vysílací části během vysílání (budu uvažovat rovnoměrné rozložení log. 1 a 0 tudíž průměrný odběr zesilovače PA 8,2 mA) a odběr procesoru v aktivním stavu je $450 \text{ } \mu\text{A}$. Z toho vyplývá že odběr proudu obvodu ATAR862-3 činí 8,65 mA. To znamená že celkový odběr zapojení je 8,654 mA. Při použití stejné baterie B-CR1AACNA 3,6 V s kapacitou 2200 mAh je zařízení schopno pracovat v aktivním režimu 254 hodin ($2200 \text{ mAh} / 8,65 \text{ mA}$).

- Reálný stav

Při předpokladu že komunikační jednotka bude v aktivním stavu 1% doby své životnosti (což je podle mého názoru krajní poměr mezi klidovým a aktivním stavem, který by mohl být dosažen pouze u nevidomými velmi často využívaných objektů) by komunikační jednotka měla průměrný odběr $89 \text{ } \mu\text{A}$ a doba životnosti baterie by byla $2,47 \times 10^4$ hodin ($2200 \text{ mAh} / 89 \text{ } \mu\text{A}$) což znamená 2,8 let.

Tento návrh nelze bohužel bez investic do vývojových prostředků a do integrovaných obvodů, které nejsou na našem trhu běžně dostupné realizovat.

4 Návrh komunikační jednotky s obvodem ATmega8L

Stejně jako v prvním návrhu bude mít komunikační jednotka 3 základní části: Přijímací část v podobě obvodu ATA5283 (jednodušší verze obvodu ATA5282), řídicí části mikroprocesoru ATmega8L a vysílací části v podobě modulu ARF2104B od firmy Adeunis.

Obvod ATA5283 od firmy Atmel, bude analogicky jako v prvním návrhu přijímat signál o kmitočtu 125 kHz, z něhož po vzbuzení se vyšle data přijaté od slepecké hůlky do řídicího mikroprocesoru ATmega8L. Obvod ATA5283 je velice podobný obvodu ATA5282,

má ovšem jen jedno přijímací vedení a tudíž menší citlivost na příchozí signál, ale i menší proudovou spotřebu a princip buzení obvodu je také trochu odlišný [6].

Řídící část komunikační jednotky bude pak zajištěna osmibitovým AVR mikroprocesorem ATmega8L, také od firmy Atmel, s 512-ti bytovou pamětí EEPROM, 1 k bytovou interní pamětí RAM a možností nízkého napájecího napětí (2,7-5,5 V) [7].

Vysílací část zapojení pak reprezentuje vysokofrekvenční modul ARF2104B, který vysílá modulaci s kmitočtovým posunem s plynulou fází na frekvenci 433,90 MHz [8], [9].

Obvod ATA5283 setrvává v klidovém režimu (s odběrem 1 μA). Po vybudení se přepne do aktivního stavu. V aktivním stavu (s odběrem 2 μA) pak vybudí mikroprocesor ATmega8L (do té doby je také v klidovém stavu-“power off“ mode a odběrem 0,5 μA) a předá mu identifikaci hůlky, ten informaci zpracuje, přidá k ní svoji identifikaci a přes vysílací obvod ARF2104B (který bude také vzbuzen z klidového stavu s odběrem menším jak 160 μA) vyšle informace o své poloze zpět od přijímače v hůlce. Po skončení komunikace se obvody přepnou zpět do klidového režimu .

4.1 Buzení komunikační jednotky s mikroprocesorem ATmega8

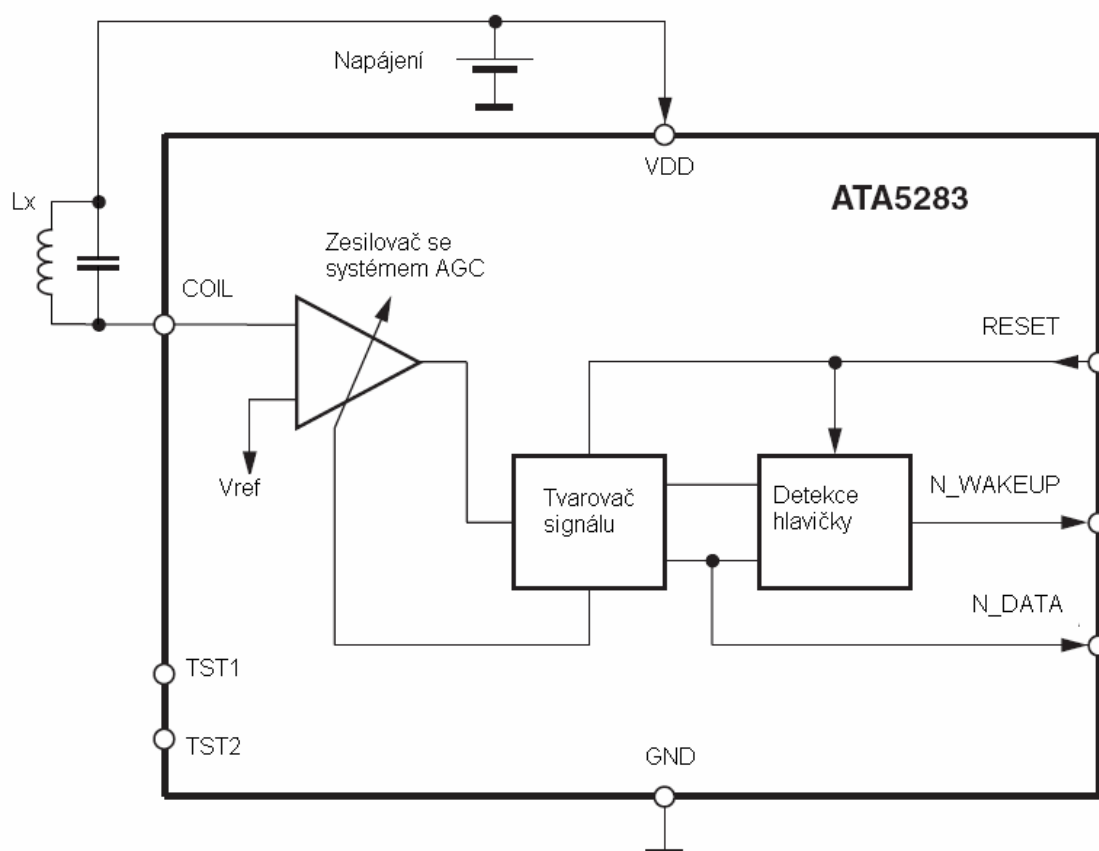
V tomto návrhu bude použit pro buzení komunikační jednotky a příjem dat od vysílače v hůlce obvod ATA5283. Jelikož je principiálně podobný obvodu ATA5282 nebude jeho popis tak podrobný. Je ovšem potřeba uvést skutečnosti které jsou zásadní pro funkčnost komunikační jednotky navržené s tímto obvodem a pro sestavení komunikačního protokolu.

Popis obvodu ATA5283

Obvod pracuje na napájecím napětí 2-3,8 V a na frekvenci 125 kHz, obdobně jako obvod ATA5282 má detekci záhlaví, ta je principiálně stejná avšak jednodušší (viz obr.10) stejně tak jeho blokové schéma je také mnohem jednodušší (viz obr. 8). Obvod neumožňuje přenos dat směrem od mikroprocesoru, mikroprocesor může ovládat obvod pouze pomocí resetu.

Blokové schéma obvodu ATA5283

Blokové schéma obvodu ATA5283 je uvedeno na obrázku číslo 8 [6].



Obr.8: Blokové schéma obvodu ATA5283

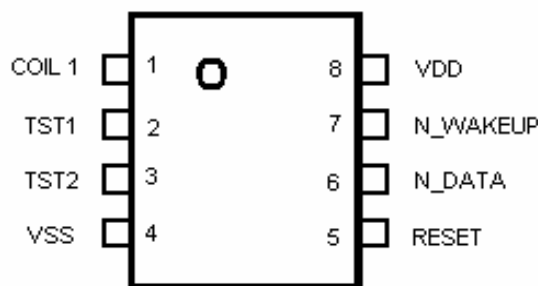
Popis jednotlivých bloků

Bloky Zesilovač se systémem nastavení zesílení AGC a Tvarovač signálu jsou popsány v kapitole 3.1 v rámci popisu obvodu ATA5282 a jejich princip je stejný, tudíž ho zde již nebudu uvádět.

Čím se obvod výrazně liší a co je pro tuto aplikaci důležité je detekce hlavičky viz popis funkce obvodu ATA5283.

Rozmístění a popis jednotlivých pinů obvodu ATA5283

Rozmístění a popis pinů obvodu ATA5283 je uveden na obrázku číslo 9 a v tabulce číslo 1 [4].



Obr. 9: Popis pinů obvodu ATA5283

Tab.4: Popis pinů obvodu ATA5283

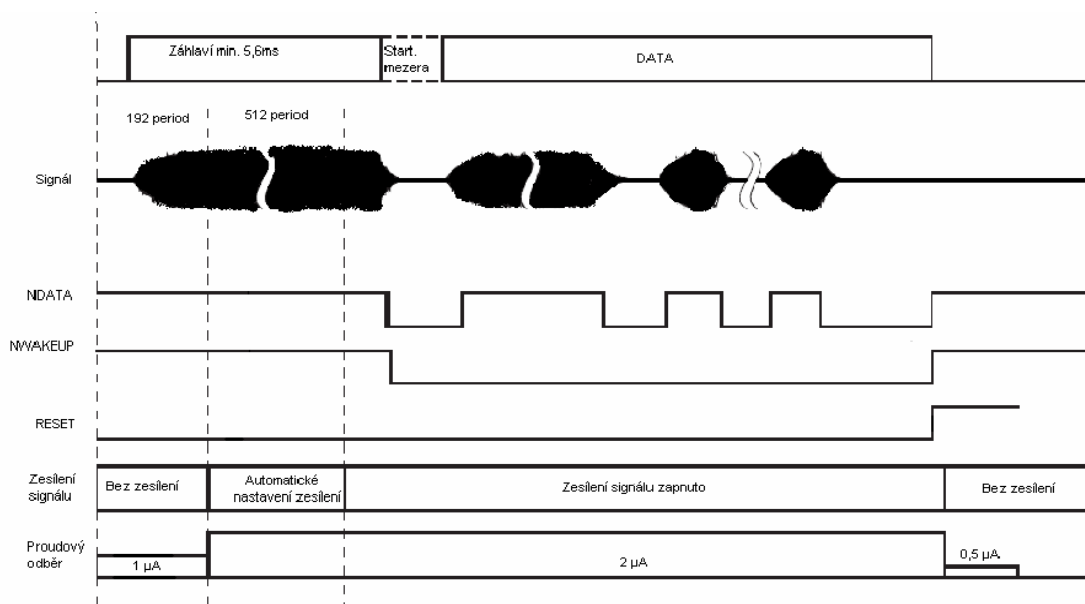
Číslo pinu	Symbol	Funkce
1	COIL	Vstupní signál z antény
2	TST1	Test pin (rezerva)
3	TST2	Test pin (rezerva)
4	VSS	Zem obvodu
5	RESET	Externí reset
6	N_DATA	Výstup dat
7	N_WAKEUP	Výstup budícího signálu
8	VDD	Napájecí napětí

Popis funkce obvodu ATA5283

Jak již bylo nastíněno obvod ATA5283 se chová velice podobně jako obvod ATA5282. Také v době své nečinnosti zůstává v klidovém režimu, při němž má spotřebu pouze 1 μA a po detekci záhlaví se probudí a je schopen předávat přijatá data z vysílání dál do mikroprocesoru. Avšak právě detekcí záhlaví a způsobem buzení mikroprocesoru a předáváním přijatých dat se obvody nejvíce liší. Jako záhlaví postačí obvodu jen 704 period (po 192 periodách se začne nastavovat systém AGC viz kapitola 3.1 popis jednotlivých bloků obvodu ATA5282) 125 kHz signálu tzn. obvod musí minimálně 5,6 ms nepřetržitě přijímat signál. Příjem dat (signál NDATA) a aktivace NWAKEUP signálu následuje po přijetí startovací mezery (výchozí úroveň těchto signálů je log. 1 (viz obr.10)

Obvod nemá interní oscilátor ani nemůže být řízen externím hodinovým signálem, tudíž nemůže mít žádnou funkci, pomocí níž by se uvedl sám zpět do klidového režimu po určitém čase, jak je tomu u obvodu ATA5282. Do klidového režimu jej proto uvádí zpětnou vazbou mikroprocesor tím že pošle impuls na RESET obvodu, který musí minimálně 20 μs

dlouhý jehož napětí nesmí klesnout pod hodnotu $0,8 \times V_{DD}$ po té čeká obvod v klidovém stavu na další vzbuzení [6] .



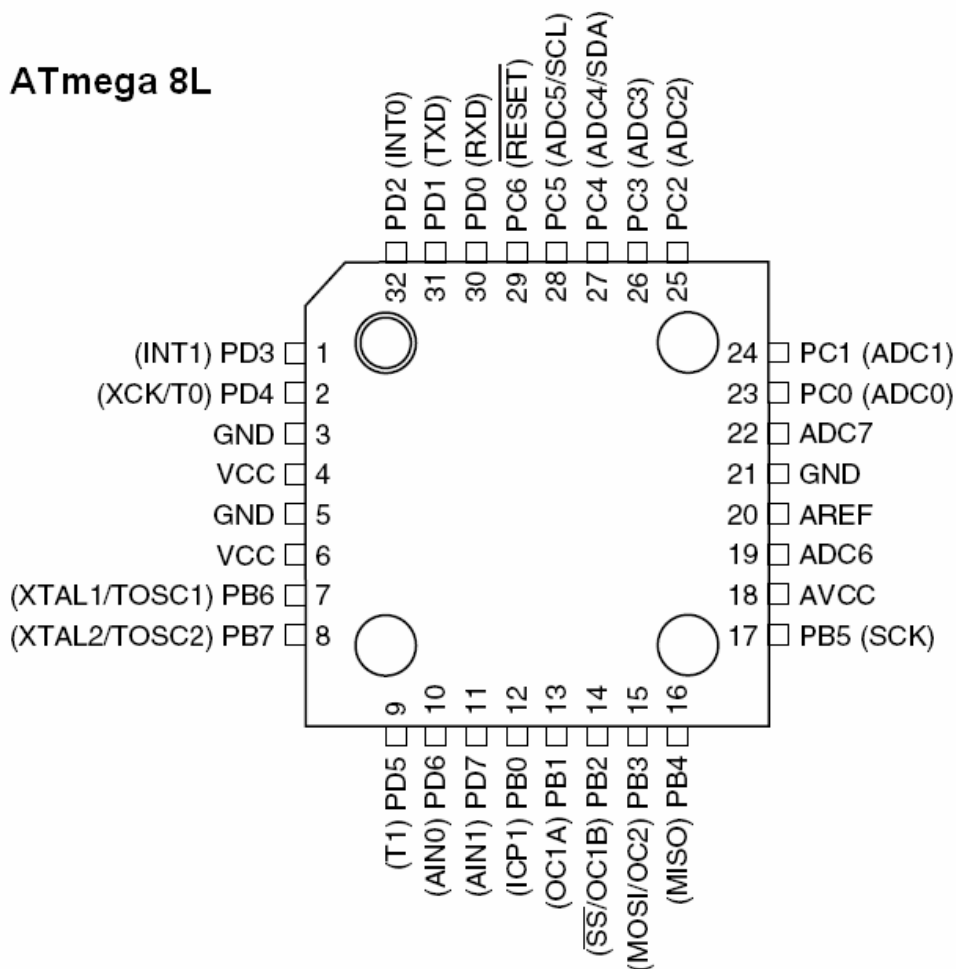
Obr. 10: Detekce záhlaví a přijímání dat obvodu ATA5283

4.2 Řídící obvod ATmega8L

Řídícím obvodem bude mikroprocesor z “rodiny” AVR procesorů od firmy Atmel. Je nad rámec mé diplomové práce popisovat vnitřní zapojení a princip tohoto mikroprocesoru a z hlediska principiální funkce komunikační jednotky i zbytečné. Proto je zde uvedena jen stručná charakteristika základních vlastností obvodu a funkce potřebné pro tuto aplikaci. Podrobnější popis funkce obvodu bude uveden přímo v programu, který bude nahrán do mikroprocesoru.

Obvod je schopen zůstat v klidovém režimu (power down mode s odběrem pouze $0,5 \mu A$) do té doby než ho obvod ATA5283 prostřednictvím pinu PD3 (INT1-přerušení) vzbudí a začne mu na pin PD2 (INT0) posílat data. Mikroprocesor je uloží a po připojení svých identifikačních dat pošle přes pin PD1 (TXD- transit data pin s alternativní funkcí USART-synchroni/asynchronní seriové rozhraní) data do vysílacího modulu ARF2104B. Pro úplnost uvádím rozmístění a popis pinů, které budu používat (viz obr. 11 a tab. 5) [7].

ATmega 8L



Obr. 11: Rozmístění pinů mikroprocesoru ATmega 8L

Tab. 5: Popis použitých pinů mikroprocesoru ATmega 8L

Číslo pinu	Symbol	Funkce
1	PD3 (INT1)	Přerušení 1
3,5	GND	Zem obvodu
4,6	VCC	Napájení obvodu
7	PB6 (XTAL1/TOSC1)	Pin pro připojení krystalu/výstup hodinového signálu
8	PB7 (XTAL2/TOSC2)	Pin pro připojení krystalu/výstup hodinového signálu
15	PB3(MOSI/OSC2)	Vstup řídicích dat z programátoru/časovač
16	PB4(MISO)	Výstup pro komunikaci s programátorem
23	PC0(ADC0)	A/D převodník
24	PC1(ADC1)	A/D převodník
26	PC3(ADC3)	A/D převodník
29	PC6(RESET)	Resert obvodu
31	P1(TXD)	USART výstupní pin
32	PD2(INT0)	Přerušení 0

Pochopitelně všechny piny označené P na začátku (Port) mohou být použity jen jako vstupní/výstupní pin pro data. V mé aplikaci budou použity piny číslo 1 pro vzbuzení mikroprocesoru NWAKEUP signálem; 7,8 pro připojení krystalu; 15,16 jako programovací vstup/výstup; 23 pro resetování obvodu ATA5283; 24 pro nastavení aktivního režimu vysílacího modulu ARF2104B; 26 pro nastavení vysílacího/přijímacího režimu modulu ARF2104B (budu používat pouze vysílací režim); 31 pro vysílání dat do modulu ARF2104B; 32 pro příjem dat z obvodu ATA5283.

4.3 Vysílací modul ARF2104B

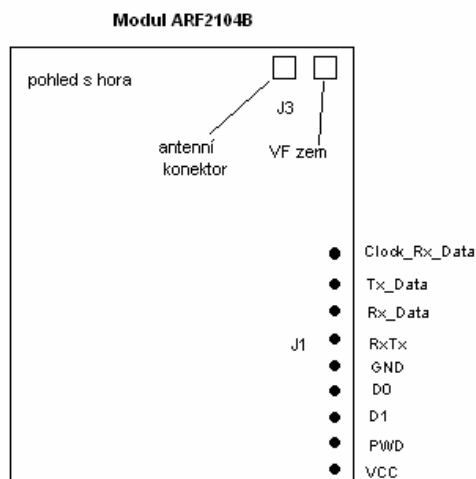
ARF2104B je jednokanálový digitální přenosový modul pracující na frekvenci 433,9 MHz. Ta je dána vnitřním oscilátorem. Vysílací část má výkon 10 mW (+10dBm) při zátěži 50 Ohm. Napájecí napětí se může pohybovat mezi 2,5-3,5 V, přičemž úroveň log. 1 na vstupu detekuje modul od hodnoty $V_{cc} - 0,3 V$.

Modul umožňuje přenášet pouze digitální data rychlostí 4 kbit/s, 16 kbit/s, 32 kbit/s a 64 kbit/s tato rychlost se nastaví pomocí zkratových propojek na pinech patice JP3 (viz schéma zapojení kapitola 4.4), které jsou připojeny na vstupy modulu D0, D1 (viz obr. 12) a nemá integrovaný přenosový protokol, ten bude součástí softwarového vybavení řídicího obvodu.

Modul je vybaven dvěma konektory J1-uživatelský konektor pro připojení signálů a potřebného napájení a J3 pro připojení antény, nebo 50-ti ohmového konektoru pro vývod signálu [8], [9].

Rozmístění a popis jednotlivých konektorů modulu ARF2104B

Rozmístění a popis jednotlivých konektorů ukazuje obrázek číslo 11 a tabulka číslo 6 [8], [9].



Obr. 11: Rozmístění konektorů modulu ARF2104B

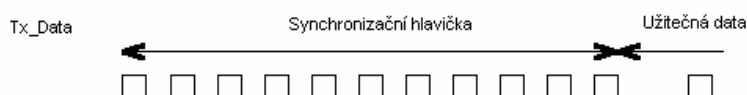
Tab. 6: Popis konektorů modulu ARF2104B

Číslo konektoru	Symbol	Funkce
J1-1	Clock_Rx_Data	Synchronizační hodiny pro přijímaný signál
J1-2	Tx_Data	Vstupní data určená pro přenos
J1-3	Rx_Data	Výstup přijatých dat
J1-4	RxTx	Nastavuje režim modulu (log.0-vysílání; log.1-příjem)
J1-5	GND	Zem obvodu
J1-6	D0	Volba rychlosti přenosu dat
J1-7	D1	Volba rychlosti přenosu dat
J1-8	PWD	Vastavení aktivního/pohotovostního režimu
J1-9	VCC	Napájení modulu

Na konektory J3 se pak připojí anténa a konektory J1-1 a J1-3 budou v této aplikaci nevyužity, neb modul bude použit pouze jako vysílač. Na konektor J1-2 (Tx_Data) pak bude mikroprocesor ATmega 8L přivádět data, která se pomocí modulu budou vysílat přijímači ve slepecké holi. Na konektoru J1-4 (RxTx) pak bude mikroprocesor nastavovat režim vysílání/přijímání, v této aplikaci bude nastaveno po celou dobu vysílání (log. 0), ale přesto nebude konektor připojen napevno na zem, ale bude zde zanechána možnost nastavení režimu přijímání, pro případné další využití. Konektory J1-6 a J1-7 (D0 a D1) se bude

nastavovat rychlost přenosu dle tabulky číslo 7. Jako výchozí bude nastavena rychlost 4 kbit/s [8].

Synchronizace modulů pro vysílání (přijímat modulem se v této aplikaci nic nebude) se používá synchronizační hlavička (střídavě 11 log. 1 a 10 log. 0) po ní se můžou vysílat užitečná data viz obr. 12 [8], [9].



Obr. 12: Synchronizace vysílání modulu ARF2104B

Tab. 7: Nastavení přenosové rychlosti modulu ARF2104B

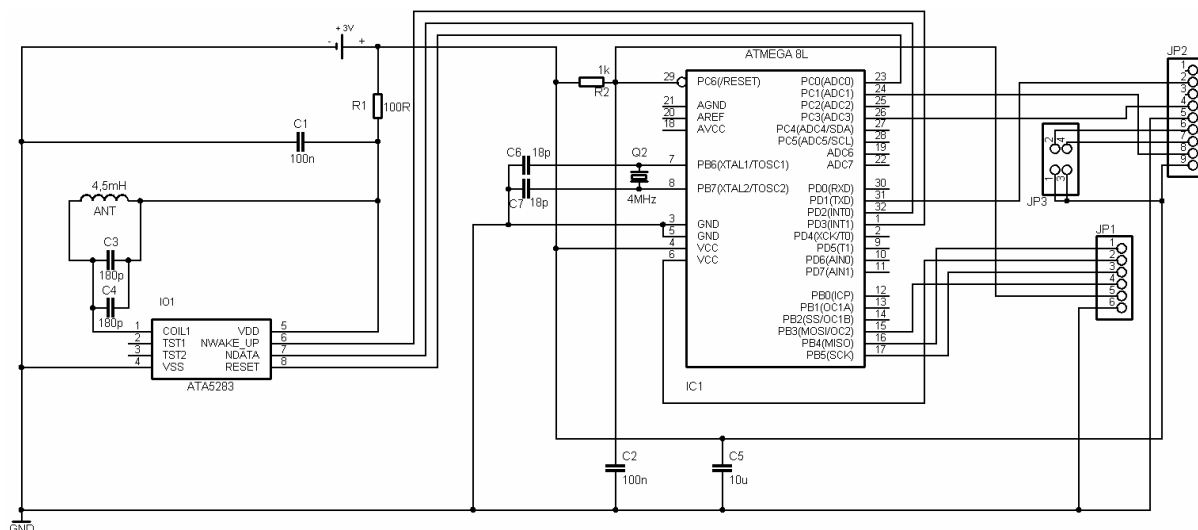
D0	D1	Přenosová rychlost	Doba jednoho bitu	Délka záhlaví
0	0	4 kbit/s	25 μ s	5 ms
0	1	16 kbit/s	62,5 μ s	1,25 ms
1	0	32 kbit/s	31,25 μ s	625 μ s
1	1	64 kbit/s	15,625 μ s	312,5 μ s

Další důležité technické parametry:

Úroveň digitálních vstupů..... 0 - 3 V
 Úroveň log. 1 digitálních vstupů..... > Vcc - 0,3 V
 Doba přepnutí režimu vysílače (pohotovostní/aktivní)..... 30 ms
 Rozměry desky..... 40,1 x 45,2 x 5,60 mm
 Proudový odběr v aktivním režimu.....8 mA
 Proudový odběr v pohotovostním režimu.....< 0,160 mA
 Dosah v zastavěném prostoru (závisí od antény).....70 m [8], [9].

4.4 Schéma zapojení komunikační jednotky s mikroprocesorem ATmega 8L

Na obrázku číslo 13 je schéma zapojení komunikační jednotky s mikroprocesorem ATmega 8L. Toto zapojení uvádím pro přehlednost ještě v příloze číslo 2.



Obr. 13: Schéma zapojení komunikační jednotky s mikroprocesorem ATmega 8L

Popis zapojení

Přijímací část (vlevo) tvoří Obvod ATA5283, ke kterému je připojen LC obvod naladěný na rezonanční kmitočet 125 kHz. Hodnoty součástek byly vypočteny na základě Thompsonova vztahu [10]

$$f_0 = \frac{1}{2\pi\sqrt{LC}},$$

kde f_0 je rezonanční kmitočet π je konstanta 3,14159265, L indukčnost anténní cívky a C hodnota kapacity kondenzátoru připojeného paralelně k cívce. Hodnoty součástek tedy jsou $L_{ANT} = 4,5$ mH (cívka má asi 150 závitů a rozměry cca 12 x 10 cm) Kapacita pak dle Thompsonova vztahu vyšla 360 pF, jelikož se tato hodnota kondenzátoru běžně nevyrábí, musela být zvolena paralelní kombinace kondenzátrů, jejichž součet činí zmiňovaných 360 pF a to hodnoty $C3 = C4 = 180$ pF.

Hodnoty součástek $R1 = 100 \Omega$ a $C1 = 100$ nF byly zvoleny dle doporučení v literatuře [6].

Přijímací obvod ATA5283 je propojen s mikroprocesorem piny NWAKEUP, NDATA a RESET, přičemž přes pin NWAKEUP posílá budící signál mikroprocesoru, pin NDATA slouží k předávání přijatých dat mikroprocesoru a RESET slouží k uvedení obvodu ATA5283 pomocí zpětné vazby z mikroprocesoru do klidového režimu.

Řídící obvod ATmega 8L je pak spojen s přijímacím obvodem ATA5283 přes piny PD3 (buzení mikroprocesoru signálem NWAKEUP), PD2 (příjem dat prostřednictvím NDATA signálu) a PC0 (zajišťující reset obvodu ATA5283). Další piny: PC1 (nastavení aktivního/pohotovostního režimu modulu), PC4 (nastavování režimu příjem/vysílání modulu) a PD1 (posílání dat vysílacímu modulu) jsou připojeny na pinovou patici JP2 do které se zasouvá vysílací modul ARF2104B, který je vybaven pinovou lištou připojenou na konektory J1 (viz kapitola 4.3). Piny PB3, PB4, PB5 (popis pinů viz kapitola 4.2) jsou připojeny na pinovou lištu JP1, která slouží k připojení programátoru a naprogramování mikroprocesoru. Na JP1 je připojena také zem obvodu, napájení a reset, který je ještě blokován přes rezistor $R2 = 1 \text{ k}\Omega$ aby se na něm nevyskytovali neurčité stavy. K pinům PB6, PB7 je pak připojen oscilátor Q2-4MHz, který je dle doporučení literatury [7] spojen se zemí přes kondenzátory $C6 = C7 = 18 \text{ pF}$. A konečně na piny GND a VCC je připojena zem a napájení obvodu. Kondenzátory $C2 = 100 \text{ nF}$ a $C5 = 10 \text{ }\mu\text{F}$ slouží jako blokovací kondenzátory proti rušení ze země a napájení obvodu.

Pinová lišta JP3 (s 2x2 piny) bude sloužit pro nastavení vysílací rychlosti modulu (viz kapitola 4.3).

Výpis použitých součástek

Tab. 8: Výpis použitých součástek v zapojení s mikroprocesorem ATmega 8L

Označení	hodnota (popis)	Pouzdro
IO1	ATA5283	TSSOP 8L
IC1	ATmega 8L	TPFQ32
C1	100 nF	C1206
C2	100 nF	C1206
C3	180 pF	C1206
C4	180 pF	C1206
C5	10 μ F	C1206
C6	18 pF	C1206
C7	18 pF	C1206
ANT	4,5 mH	svorky rozteč 5mm
3 V	B-CR1AACNA 3,6V	axialní vývody
R1	100 Ω	R1206
R2	1 k Ω	R1206
Q2	4 MHz	HC 49U
JP1	pinová lišta 1 x 6	
JP2	pinová lišta 1 x 9	"samice"
JP3	pinová lišta 2 x 2	

Energetické nároky zapojení

- Klidový stav

Odběr proudu v klidovém stavu obvodu ATA5283 činí 1 μ A a u mikroprocesoru ATmega 8L 0,5 μ A, ovšem vysílací modul ARF2104B má spotřebu o poznání vyšší 160 μ A. Tudíž zapojení v klidovém stavu má odběr 161,5 μ A a proto bude musí být navržena optimalizace úsporného režimu, která je popsána v kapitole 5. Při použití baterie B-CR1AACNA 3,6V s kapacitou 2200 mAh s tímto zapojením je schopno zapojení teoreticky vydržet v klidovém pohotovostním stavu až $1,36 \times 10^4$ hodin ($2200 \text{ mAh} / 161,5 \mu\text{A}$) což je přibližně 1,5 let, to by znamenalo že minimálně každých 18 měsíců by se u komunikační jednotky muselo měnit napájení a to za předpokladu že nebude nikdy vzbuzená.

- Aktivní stav

Odběr proudu v aktivním stavu obvodu ATA5283 činí $2\text{ }\mu\text{A}$ a mikroprocesoru ATmega 8L $3,6\text{ mA}$ a proudový odběr modulu ARF2104B je 8 mA . To znamená že celkový odběr zapojení je zaokrouhleně $11,6\text{ mA}$. Při použití stejné baterie B-CR1AACNA $3,6\text{V}$ s kapacitou 2200 mAh je zařízení schopno pracovat v aktivním režimu $189,65$ hodin ($2200\text{ mAh} / 11,6\text{ mA}$).

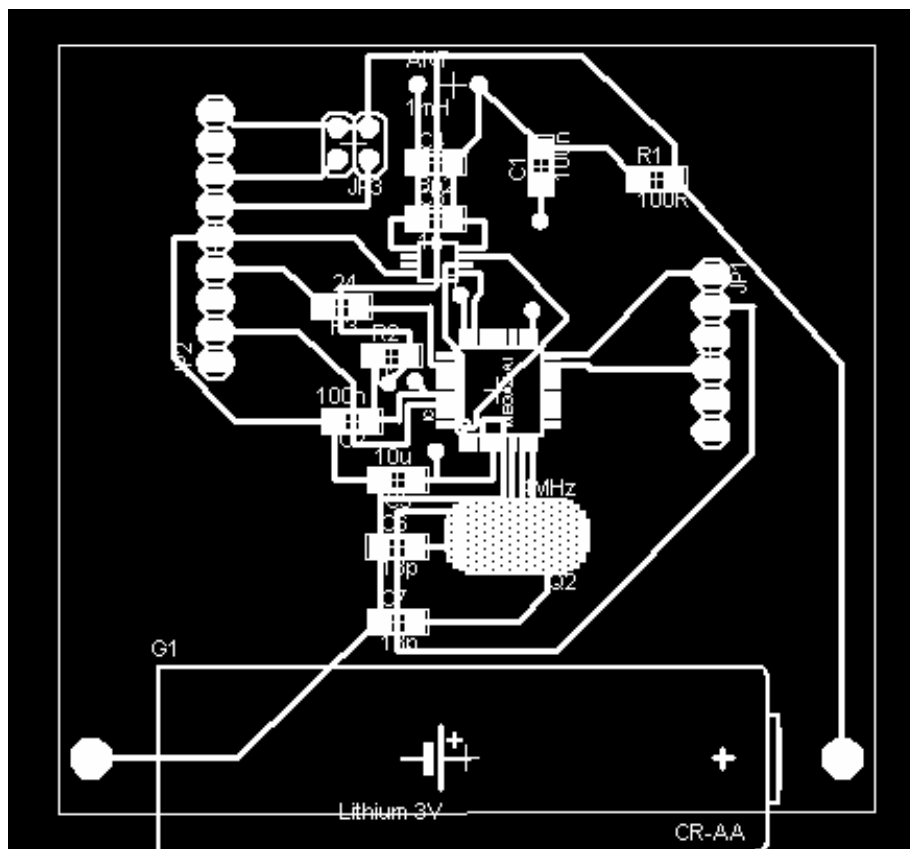
- Reálný stav

Při předpokladu že komunikační jednotka bude v aktivním stavu 1% doby své životnosti (což je podle mého názoru krajní poměr mezi klidovým a aktivním stavem, který by mohl být dosažen pouze u nevidomými velmi často využívaných objektů) by komunikační jednotka měla průměrný odběr $275\text{ }\mu\text{A}$ a doba životnosti baterie by byla $7,974 \times 10^3$ hodin ($2200\text{ mAh} / 275\text{ }\mu\text{A}$) což znamená zhruba 10 měsíců.

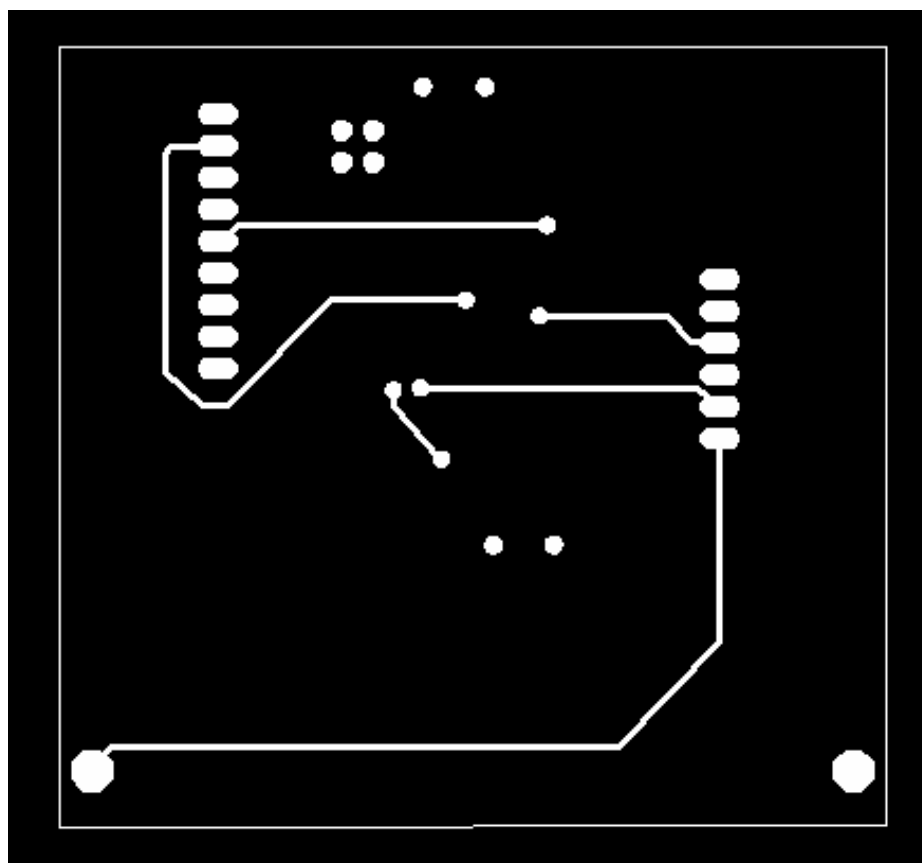
4.5 Návrh desky plošných spojů

Deska plošných spojů byla navržena v programu Eagle 4.16r2 a tento návrh je zobrazen na obrázku číslo 14 (vrchní strana desky) a jelikož se nepodařilo rozmístit součástky tak, aby byly spoje pouze z vrchní strany desky musí být pár spojů vedeno na spodní straně desky viz obrázek číslo 15. Nejlepší pro odrušení obvodu by byla realizace země obvodu prokovením celé spodní strany desky, ovšem to by bylo zbytečně náročné na výrobu a pro tento prototyp postačí tento návrh. Velikost desky by se pochopitelně dala upravit vhodným umístěním především baterie a jiných součástek na mnohem menší, ale ztratila by na přehlednosti a ruční osazení by bylo problematičtější. Všechny součástky pak jsou osázeny na vrchní straně.

V příloze 5 je uvedena fotografie hotové osázené desky plošných spojů.



Obr. 13: Návrh plošné desky komunikační jednotky s mikroprocesorem ATmega 8L, vrchní strana



Obr. 13: Návrh plošné desky komunikační jednotky s mikroprocesorem ATmega 8L, spodní strana

Jak je vidět ze schématu spočívá optimalizace v zapojení výstupu NWAKE_UP budícího obvodu na vstup logického obvodu NOR (MM74HC02). Jelikož je výchozí úroveň NWAKEUP signálu nastavena na log. 1 musí se nejdříve signál zinvertovat, tak aby další vstup obvodu NOR nebyl stále nastaven na úroveň log. 1 v tom případě by měl na výstupu stále úroveň log. 0 a tranzistor řízený polem MOSFET Q1 s indukovaným kanálem typu P by byl stále otevřen a tudíž řídicí a vysílací obvody by byly stále připojené na napájení. Ale v navrženém zapojení po vzbuzení přijímací obvod ATA5283 nastaví na výstup pinu N_WAKEUP nulovou úroveň, tím překlopí výstup prvního obvodu NOR (IC2B), který funguje jako investor, neb druhý vstup má připojen na zem. Výstup obvodu IC2B je přiveden na vstup druhého obvodu NOR (IC2A) tím překlopí jeho výstup na úroveň log. 0 (ten je připojen na gate MOSFET tranzistoru s indukovaným kanálem P) kanál mezi Source a Drain tranzistoru se otevře a připojí tak zbylé dva obvody na napájecí napětí.

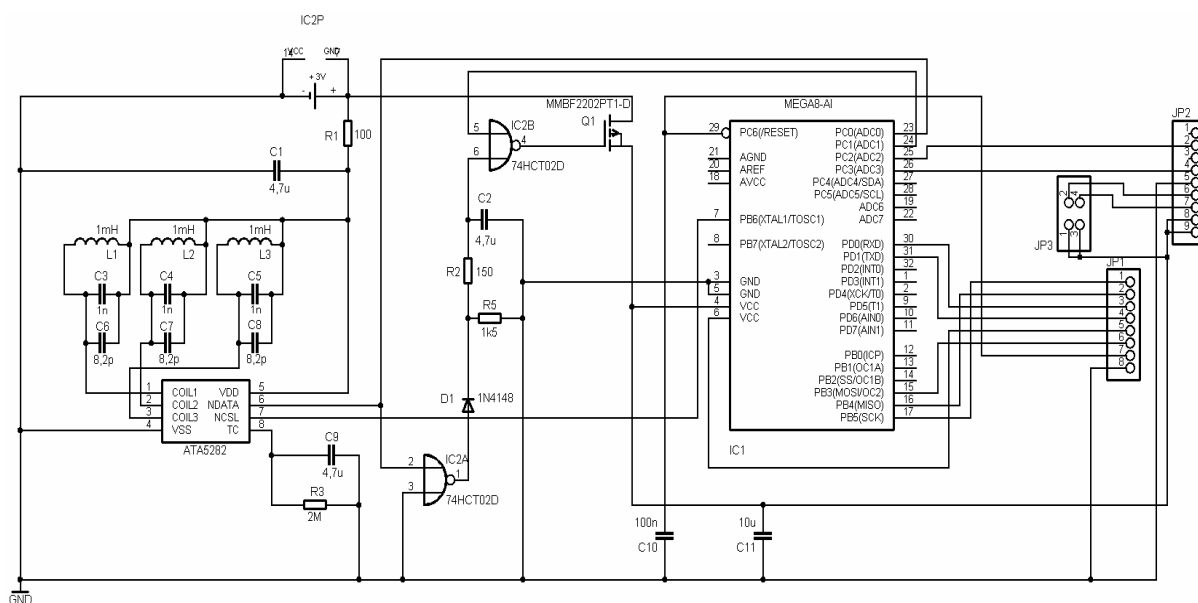
Po té co se probudí mikroprocesor ATmega 8L tak přes port PC5 nastaví na vstup druhého obvodu NOR (IC2A) úroveň log. 1 a tím na výstupu tohoto obvodu přidrží úroveň log. 0 a tudíž otevřený tranzistor Q1 a může přes port PC1 resetovat obvod ATA5283 a tím ho uvést do klidového režimu (pochopitelně až od něj přijme potřebné data) a po skončení komunikace i s vysílacím obvodem může odpojit napájení sám sobě i vysílacímu modulu tím že nastaví na port PC5 opět log. 0 a uvede celou jednotku opět do nízkoodběrového režimu, kde klidový proud ($1\text{ }\mu\text{A}$) ze zdroje odebírá pouze budící obvod ATA5283, obvod NOR (max $20\text{ }\mu\text{A}$) a ještě teče nepatrný proud tranzistorem Q1 (méně než $1\text{ }\mu\text{A}$) [11], [12].

Pozn.: Vysílací modul na schématu není znázorněn, ale jeho konektor napájecího napětí je připojen na pin 9 na pinové liště JP2 (pin 8, který nastavuje klidový/aktivní režim je na stálo spojen s pinem 9, neboť modul je buď vypnut, nebo v aktivním režimu a není třeba ho přepínat do klidového režimu.

Jak již bylo výše uvedeno bude mít obvod po optimalizaci úsporného režimu proudovou spotřebu klidového proudu obvodu ATA5283 společně s klidovým proudem obvodu MM74HC02 a zbytkovým proudem přes zavřený tranzistor Q1, což celkem činí 22 μA což je oproti proudovému odběru 161,5 μA stejného zapojení bez optimalizace podstatný rozdíl (viz tabulka číslo 9).

5.2 Optimalizace proudové spotřeby komunikační jednotky s obvodem ATA5282

Schéma návrhu optimalizace pro obvod s mikroprocesorem ATmega 8L a budícím obvodem ATA5282 je na obrázku číslo 15 (schéma pro lepší přehlednost uvádím ještě samostatně v příloze číslo 4).



Obr. 15: Návrh optimalizace úsporného režimu komunikační jednotky s obvodem ATA5282

Popis zapojení s optimalizací úsporného režimu s budícím obvodem ATA5282

Principiálně je zapojení podobné, také využívá 2xNOR pro otevření a podržení tranzistoru Q1. Problém ovšem je v absenci budícího výstupu obvodu ATA5282 NWAKEUP,

buzení je zde prováděno přímo datovým výstupem NDATA, ten ovšem neustále mění svou logickou úroveň, podle toho, co za data předává mikroprocesoru.

To je vyřešeno kondenzátorem C2, který se nabije přes odpor R2 na hodnotu výstupního napětí pinu NDATA při úrovni log. 1. Časová konstanta τ RC obvodu 128 μ s byla navržena tak aby se kondenzátor stihl nabýt během jednoho pulzu. Vybíjení kondenzátoru se pak děje přes rezistory R2 a R5, přičemž R5 je 10 x větší než R1, tím je zajištěno že se kondenzátor nevybije příliš rychle a nenastane tak pokles napětí pod hranici 2,15 V, což je spodní mezní hranice pro vstupní úroveň log. 1 obvodu NOR. Druhý obvod NOR (IC2B) pak bude mít na vstupu 6 úroveň log. 1, pokud bude obvod ATA5382 vysílat data, nebo pokud si ji přidrží mikroprocesor pomocí vstupu číslo 5 u IC2B obvodu. [11], [12].

Energetické nároky zapojení s optimalizací úsporného pro obvod ATA5283

Obdobně jako v prvním případě s obvodem ATA5282 bude mít obvod po optimalizaci úsporného režimu proudovou spotřebu klidového proudu obvodu ATA5282 (2 μ A) společně s klidovým proudem obvodu MM74HC02 (max. 20 μ A) a zbytkovým proudem přes zavřený tranzistor Q1 (méně než 1 μ A), což v součtu činí 23 μ A což je opět oproti proudovému odběru 162,5 μ A stejného zapojení bez optimalizace podstatný rozdíl (viz tabulka číslo 9).

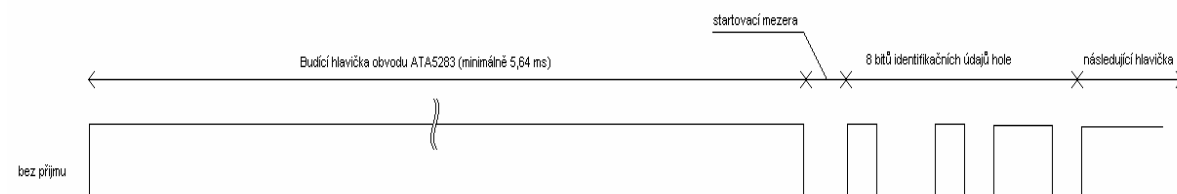
Tab. 9: Porovnání proudové spotřeby navržených zapojení

Zapojení	Proudová spotřeba v klidovém režimu	Životnost použité baterie B-CR1AACNA 3,6 V
S obvodem ATR862-3	3 μ A	83,6 let
S obvody ATmega 8L a ATA5283	161,5 μ A	1,5 let
S obvody ATmega 8L a ATA5283 s optimalizací	22 μ A	11,4 let
S obvody ATmega 8L a ATA5282 s optimalizací	23 μ A	10,9 let

Z tabulky číslo 9 je zřejmé že nejlepší vlastnosti co se týká proudové spotřeby má zapojení s obvodem ATA862-3. Optimalizací u zapojení s mikroprocesorem ATmega 8L se pak životnost baterie a tím i celé komunikační jednotky zvýšila více než 7x.

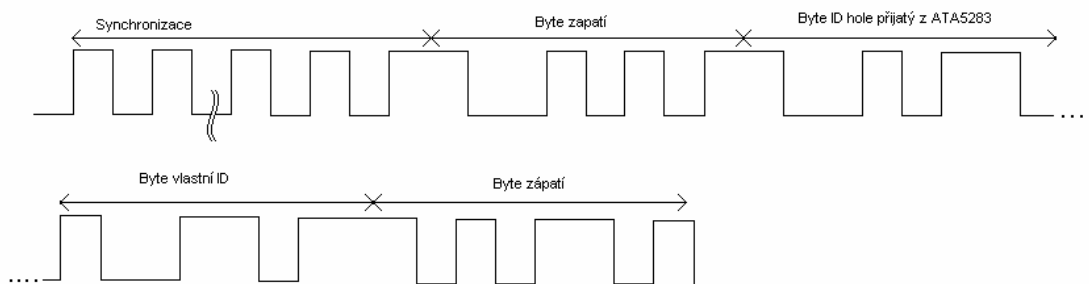
5 Komunikační protokol

Na obrázku číslo 16 je znázorněn průběh dat, který bude přijímat mikroprocesor ATmega 8L od budícího obvodu ATA5283. Vysílač ve slepecké holi bude neustále cyklicky vysílat tuto sekvenci 5,64 ms úrovně log. 1 (v této aplikaci při vysílání rychlostí 4 kb/s bude vysílat 23 x po sobě log. 1, lepší ovšem bude počítat s rezervou, tudíž vysílač v holi vyše minimálně 24 log. 1 po sobě jdoucích). Po té vyše jeden Byte identifikace hole, ten mikroprocesor ATmega 8L přijme jako vůbec první vstup, jelikož první budící hlavička se využije na samotné vzbuzení obvodu ATA5283. V tomto případě bude mít byte takovýto tvar: 10010110. Celá přijímací sekvence pak bude mít 32 bitů a při rychlosti 4 kbit/s bude trvat 8 ms.



Obr. 16: Průběh signálu pro příjem

Na výstup pak bude mikroprocesor posílat 21 x střídavě log. 1 a log. 0 (začátek i konec posloupnosti bude log. 1). Po této posloupnosti určené pro synchronizaci komunikujících modulů vyše jeden byte záhlaví, byte identifikace hole a byte své vlastní identifikace, vysílací sekvenci uzavře bytem zápatí. To znamená že vysílací sekvence bude mít celkem 53 bitů a při vysílací rychlosti 4 bit/s bude trvat 13,25 ms (viz obr.17).



Obr. 17: Průběh signálu pro příjem

6 Program mikroprocesoru

Program byl vytvořen a přeložen ve vývojovém prostředí CodeVisionAVRC C Compiler V.1.24.6 a úspěšně vyzkoušen.

Níže uvádím výpis kódu programu, který plní protokol popsany v kapitole 5, přičemž jsou vynechané (z důvodu přílišné délky programu) některé nepodstatné části. Celý program bude k dispozici na přiloženém CD nosiči.

```
#include <io.h>
// #include <stdio.h>

// ***** Registry a piny *****
// MCUCR - MCU Control Register
// GICR - General Interrupt Control Register
#define INT0 6 // PD2 (pin32) - data
#define INT1 7 // PD3 (pin01) - wake-up
// DDRB, DDRC, DDRD
#define DDC0 0 // PC0 (pin23) - reset
// PORTD - piny
#define PD2 2
#define PD3 3
// TIMSK - timer interrupt (časovač přerušení)
#define TOIE2 6
// *****

// Stav příjmu
#define ST_OK 1 // wake-up je aktivní
#define ST_NONE // wake-up není aktivní
volatile unsigned char RecieveState = ST_NONE;

// Funkce přerušení
void IntWakeUp (void);
void IntData (void);
void IntDataSyn (void);

// Synchronizační sekvence
#define SynSeq 0b10101010101010101010101010101010
volatile unsigned long DataIn; // 32b registr
volatile unsigned char DataC = 0; // čítač synchronizace datových bitů
// Stav synchronizace
#define ST_SYNC 0 // synchronizace
#define ST_DATA 1 // načítání dat
volatile unsigned char SynState = ST_SYNC;
#define CLK_IO 4000000 // krystalový oscilátor 4MHz
#define CLK_T2 62 // konstanta časovače 2, polovina bitů
```

```

// přijata data
#define ST_BUSY 1
#define ST_WAIT 0
volatile unsigned char SendState = ST_WAIT;
volatile int dataCNT, byteCNT; //ukazatel na právě odesílané data hlavičky
(dataCNT) a xxxxxxxxbit dat z ATA5283 (byteCNT)

//odesílaná data
volatile char Hlavicka[53] =
"10101010101010101010101010010101xxxxxxx1001101110101101e";
//synchronizace|zhlavi|prijata data z ATA5283 ID hole|vlastni ID|zápatí|e - koncový znak"

volatile char PrijatyByte[8]; // pole pro zápis přijatého bytu

// vektor přerušení INT0 – datový vstup (NDATA)
interrupt [EXT_INT0] void ext_int0_isr(void)
{
    IntData();
}

// vektor přerušení INT1 – budící vstup (NWAKEUP)
interrupt [EXT_INT1] void ext_int1_isr(void)
{
    IntWakeUp();
}

// vektor TIM2_OVF - synchronizovaný příjem
interrupt [TIM2_OVF] void timer2_ovf_isr(void)
{
    IntDataSyn();
}

//Obsluha odesílání dat do vysílacího modulu na konektor Tx
interrupt [TIM0_OVF] void vTimer0IntHandler(void) //časovač generuje přerušení po
250us (T1B-doba jednoho bitu)
{
    // časové přizpůsobení
    TCNT0 = 131;
    //131=256 - 250/2; doba jednoho bitu T1B=250us (4kbit/s) , TM0 ++ 2us (4 MHz/ 8),
    //nastavení datového Tx konektoru modulu ARF2104B na 0
    if (Hlavicka[dataCNT] == '0') PORTD &= 0xFD;
    //nastavení datového Tx konektoru modulu ARF2104B na 0
    if (Hlavicka[dataCNT] == '1') PORTD |= 0x02; //Tx 1
    if (Hlavicka[dataCNT] == 'x' && PrijatyByte[byteCNT]==1) {
        PORTD |= 0x02;
        byteCNT++;
    }
    //detekce přijatého bytu z přijímacího ATA5283
    if (Hlavicka[dataCNT] == 'x' && PrijatyByte[byteCNT]==0) {
        PORTD &= 0xFD;
    }
}

```

```

        byteCNT++;
    }
    //detekce konce vysílací sekvence
    if (Hlavicka[dataCNT] == 'e') {
        PORTD &= 0XFD; //Tx= 0
        //PORTC &= 0XFD; //uvede modul ARF2104B do pohotovostního režimu
        dataCNT=0x00; //vynuluje ukazatel pole
        byteCNT=0x00; //vynuluje ukazatel přijaté sekvence
        TCCR0=0x00; //zastav časovač 0 - STOP
        SendState = ST_WAIT;
    } else dataCNT++;
}

// Nastavení režimu vysílacího modulu ARF2104B
void IntWakeUp (void) {
    if ((PIND & (1<<PD3)) == 0) {
        RecieveState = ST_OK;
        PORTC |= 0X02; // vzbuzení modulu ARF2104B
    } else {
        RecieveState = ST_NONE; };
        PORTC &= 0XFD; // uspání modulu ARF2104B
    }
}

void IntData (void) {

    if (SynState == ST_SYNC) {
        // mod synchronizace

        // detekce jednoho bitu a uložení
        DataIn = (DataIn<<1); // shift registru, log 0
        if ((PIND & (1<<PD2)) != 0) { // log 1
            DataIn++;
        }

        // kontrola synchronizační sekvence, spuštění příjmu datové sekvence
        if (DataIn == SynSeq & SendState == ST_WAIT) {
            GICR &= 0x7F; // zruší přerušení INT0
            TCNT2 = 0xFF - CLK_T2; // nastaví hodnotu časovače T2
            // TCCR2 |= 0x02; // spustí časovač s predděličkou 8
            SynState = ST_DATA; // přepne na příjem dat
            DataC = 0; // vynuluje čítač
            SendState = ST_BUSY;
        }
    }
}

void IntDataSyn (void) {

    // obsluha časovače
    TCCR2 = 0xF8; // vypnutí časovače
}

```

```

// čítač „půlbitu“,
DataC++; // inkrement čítače

// stred kazdeho datoveho bitu
if ((DataC & 0x01) == 1) { // stred bitu
    if ((PIND & 0x04) == 0) { // zapíše správnou hodnotu do pole
        PrijatyByte[DataC>>1] = '0';
    } else {
        PrijatyByte[DataC>>1] = '1';
    }
}

// střed posledního datového bitu
if (DataC == 15) {
    SynState = ST_SYNC;
    GICR |= (1<<INT0); // povolení přerušení INT0
    TCCR0 = 0x02; // spuštění časovače 0 s predděličkou 8
} else {
    TCNT2 = 0xFF - CLK_T2; // nastavení nové hodnoty časovače
    TCCR2 = 0x02; // spuštění časovače 2 s predděličkou 8

    PORTC |= 0X01; //RESET přijímacího obvodu ATA5283
    PORTC &= 0XFE;

    //přijatý byte do pole
}
}

int main (void) {

    //časovač 0
    TIMSK=0X01; // zapnout přerušení při přetečení časovače1
    TCNT0=0x00; // počáteční hodnota čítače1

    // časovač 2
    //TCCR2 = 0x02; // -preddělička (clkio/8 = 500 kHz) - spuštění časovače
    TCNT2 = 0xFF - CLK_T2; // konstanta časovače
    TIMSK |= (1<<TOIE2); // přerušení časovače 2 - přetečení

    // nastavení přerušení
    MCUCR |= (0<<ISC01) | (1<<ISC00) | // INT0 reaguje na změnu úrovně
    (0<<ISC11) | (1<<ISC10); // INT1 reaguje na změnu úrovně
    GICR |= (1<<INT0) | (1<<INT1); // povolení přerušení INT0 a INT1

    #asm("sei") // globalní povolení přerušení

    while (1)
    {

```

```
}  
return 0;  
}
```

Program je popsán komentáři uvozenými znaky „/”, popisování programu textem by bylo zdlouhavé a ještě méně přehledné. Funkce programu pak tkví v tom že přijatá data z obvodu ATA5283 uloží do paměti přidá k nim potřebnou synchronizační sekvenci pro modul ARF2104B(21 bitů), záhlaví (1 byte) přijatá data (1byte), identifikaci komunikační jednotky (1byte) a záhlaví (1byte) (viz komunikační protokol kapitola 5) a tuto sekvenci pošle vysílacímu modulu ARF2104B. Stará se také o přepínání režimů vysílacího modulu a resetování budícího obvodu ATA5283 po přijetí dat.

7. Závěr

Motivací k této diplomové práci bylo zkvalitnit život tisícům nevidomých občanů po celém světě, tím že navrhnu systém, který je schopen fungovat a navigovat nevidomého i v prostorách budov (úřadů, škol atd.), které jsou odstíněné od signálu běžných navigačních systémů typu GPS. Systém se skládá ze dvou částí : Speciální slepecké hole a komunikačních jednotek strategicky rozmístěných po budově s úkolem informovat nevidomého pomocí přijímače ve slepecké holi o jeho poloze.

Podařilo se mi navrhnout dvě základní zapojení komunikační jednotky. První, jehož jádro tvoří obvod ATAR862-3 mě nebylo umožněno realizovat, neb jsem neměl prostředky k tomu potřebné (vývojové prostředí pro naprogramování mikroprocesoru a součástky, které nejsou na našem trhu dostupné) a bylo by potřeba značné investice do těchto prostředků. Tento systém by ovšem z hlediska spotřeby energie a velikosti a počtu použitých součástek byl nejvýhodnější. Příjemní část této komunikační jednotky zajišťuje obvod ATA5282 na 125 kHz a vysílač je přímo implementován do obvodu ATAR862-3 a vysílá v pásmu 310-330 MHz.

Druhý návrh, jehož jádrem je mikroprocesor ATmega 8L, vznikl na základě dobré dostupnosti právě tohoto mikroprocesoru a vývojových prostředků na jeho naprogramování. Na základě tohoto návrhu jsem vyrobil desku plošných spojů a realizoval na ní navržené zapojení (viz příloha číslo 4). Příjem dat má na starosti obvod ATA5283, který pracuje na frekvenci 125 kHz. Řídícím obvodem jednotky je již zmiňovaný mikroprocesor od ATmega 8L, oba obvody pocházejí od firmy Atmel. Vysílací obvod je tvořen modulem ARF2104B pracujícím na frekvenci 43,9 MHz od firmy Adeunis.

Frekvence jsem vybral na základě volných frekvenčních pásem dle Českého telekomunikačního úřadu, tudíž by nemělo docházet k rušení jednotky žádným celoplošným rádiovým vysíláním.

Důležitou součástí mé diplomové práce bylo vyřešit úsporný režim komunikační jednotky. První návrh s obvodem ATAR862-3, vzhledem k nízkým odběrům elektrického proudu v klidovém režimu obvodů v něm použitých žádné další prvky pro snížení spotřeby nepotřebuje. U druhého návrhu s mikroprocesorem ATmega 8L se mi pak podařilo optimalizací úsporného režimu zmenšit proudovou spotřebu jednotky z 161,5 μA na 22 μA a tím prodloužit životnost jednotky téměř o 10 let, což je velmi podstatné vzhledem k problematické údržbě jednotek zabudovaných pevně v podlaze budov.

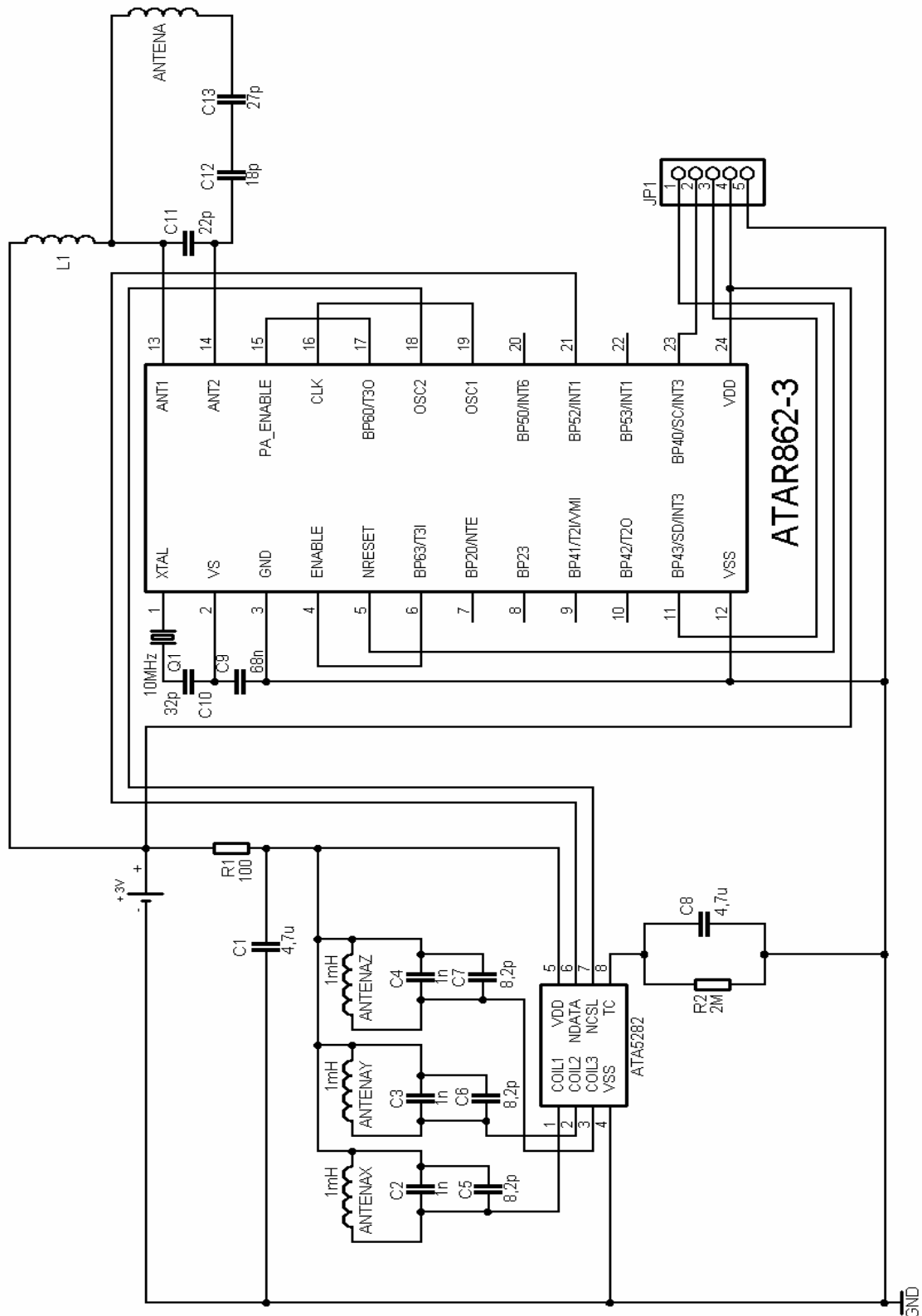
V neposlední řadě jsem vyvinul program, který je schopen řídit datový přenos komunikační jednotky dle navrženého protokolu.

Doufám že moje diplomová práce přispěje k řešení problému navigace nevidomých v prostorách budov.

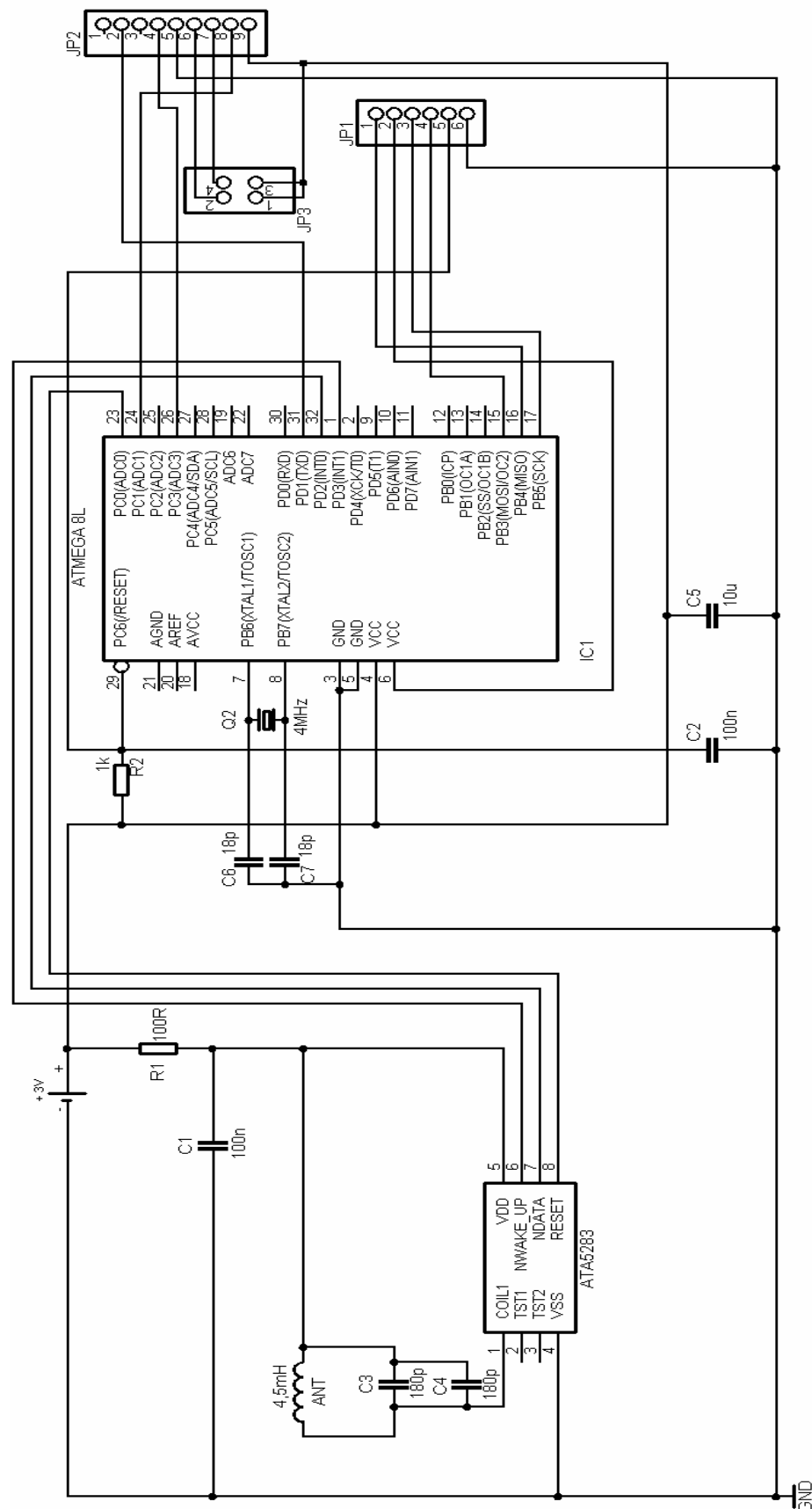
Seznam použité literatury

- [1] *Sjednocená organizace nevidomých a slabozrakých ČR* [online]. 2002-2008 [cit. 2008-05-18]. Dostupný z WWW: <<http://www.sons.cz/>>.
- [2] *World health organization : kancelář v České republice* [online]. 2007 [cit. 2008-05-18]. Dostupný z WWW: <<http://www.who.cz/>>.
- [3] *RFID-EPC portál* [online]. 2007 [cit. 2008-05-19]. Dostupný z WWW: <<http://www.rfid-epc.cz/rfid-epc/casto-kladene-otazky/co-je-to-electronic-product-code-epc-a497108>>.
- [4] Atmel. *Ultra low power 125 kHz 3D - wake-up receiver with RSSI ATA5282*. [s.l.] : [s.n.], c2005. 23 s. Datasheet. Dostupný z WWW: <http://atmel.com/dyn/resources/prod_documents/doc4694.pdf>.
- [5] Atmel. *Microcontroller with UHF ASK/FSK transmitter ATAR862-3*. [s.l.] : [s.n.], c2007. 112 s. Datasheet. Dostupný z WWW: <http://atmel.com/dyn/resources/prod_documents/doc4556.pdf>.
- [6] Atmel. *Interface IC for 125 kHz wake-up function ATA5283*. [s.l.] : [s.n.], c2007. 14 s. Datasheet. Dostupný z WWW: <http://atmel.com/dyn/resources/prod_documents/doc4598.pdf>.
- [7] Atmel. *8-bit AVR with 8K bytes in-system programmable flash ATmega 8L*. [s.l.] : [s.n.], c2007. 308 s. Datasheet. Dostupný z WWW: <http://atmel.com/dyn/resources/prod_documents/doc2486.pdf>.
- [8] Adeunis. *ARF2014 system user guide*. [s.l.] : [s.n.], 1998. 12 s. Datasheet.
- [9] ING. IVO HERMAN, CSC.. *Radiokomunikační modul ARF 2104 B* [online]. 2007 [cit. 2008-05-20]. Dostupný z WWW: <<http://www.herman.cz/radio/ARF2104B.htm>>.
- [10] *Rezonanční obvod* [online]. 2008 [cit. 2008-05-22]. Dostupný z WWW: <http://cs.wikipedia.org/wiki/Rezonan%C4%8Dn%C3%AD_obvod>.
- [11] Fairchild. *MM74HC02 : Quad 2-Input NOR Gate*. [s.l.] : [s.n.], 1983. 7 s. Datasheet.
- [12] ON semiconductor. *MMBF2202PT1 : Power MOSFET*. [s.l.] : [s.n.], c2006. 4 s. Datasheet

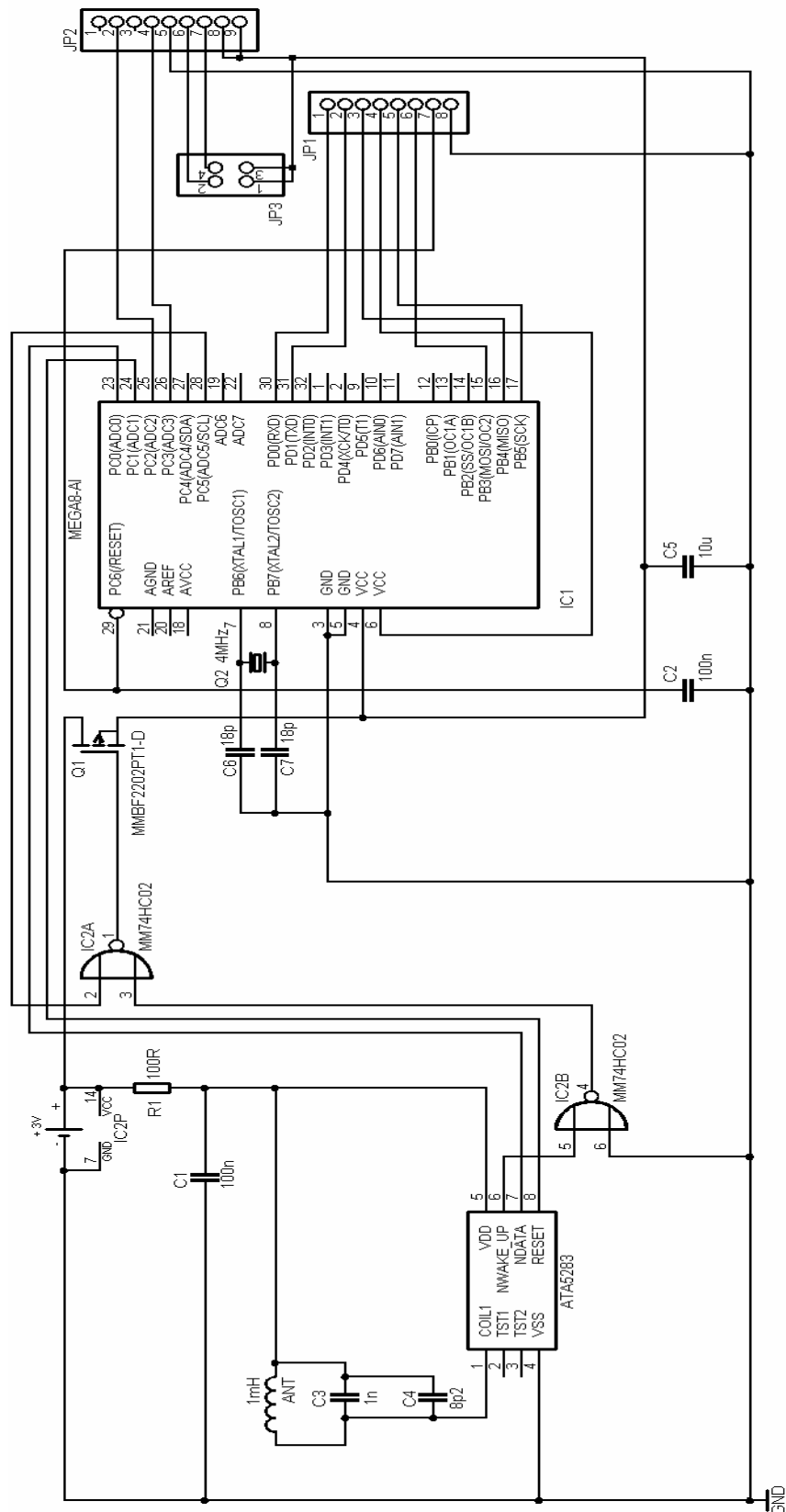
Příloha 1: Schéma zapojení s obvodem ATAR862-3



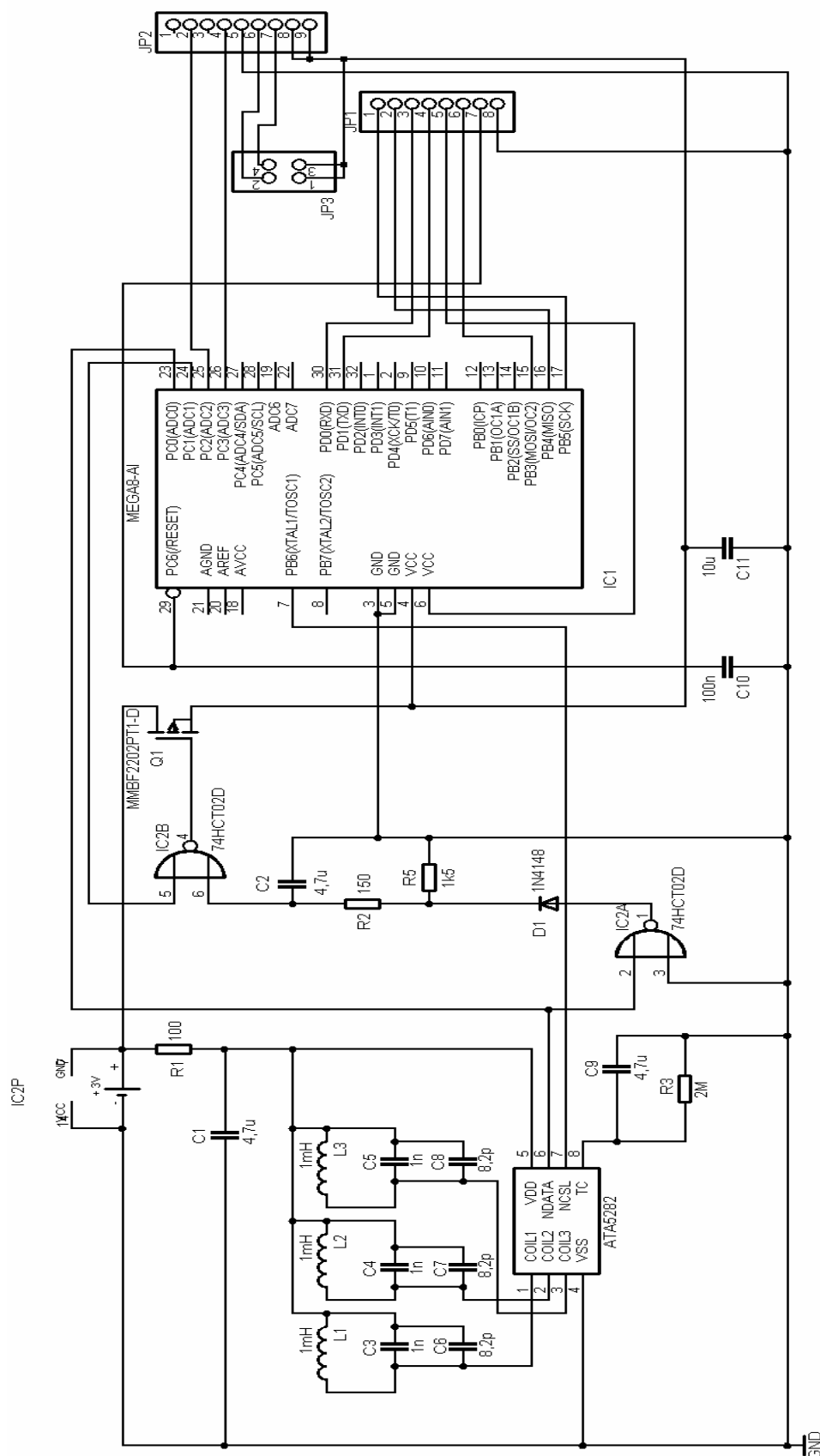
Příloha 2: Schéma zapojení s mikroprocesorem ATmega 8L



Příloha 3: Schéma zapojení optimalizace s mikroprocesorem ATmega 8L a s budícím obvodem ATA5283



Příloha 4: Schéma zapojení optimalizace s mikroprocesorem ATmega 8L a s budícím obvodem ATA5282



Příloha 5: Fotografie vyrobené komunikační jednotky

